



#4

Docket No. 500.41513X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): KONNO, et al  
Serial No.: 10/099,994  
Filed: March 19, 2002  
Title: A LIQUID DISPLAY APPARATUS  
LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of  
Patents and Trademarks  
Washington, D.C. 20231

May 17, 2002

Sir:

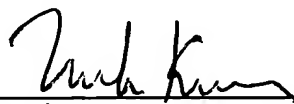
Under the provisions of 35 USC 119 and 37 CFR 1.55, the  
applicant(s) hereby claim(s) the right of priority based on:

Japanese Patent Application No. 2001-331843  
Filed: October 30, 2001

A certified copy of said Japanese Patent Application is  
attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

  
\_\_\_\_\_  
Melvin Kraus  
Registration No. 22,466

MK/gfa  
Attachment

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年10月30日

出願番号

Application Number:

特願2001-331843

[ST.10/C]:

[JP2001-331843]

出願人

Applicant(s):

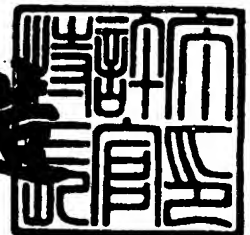
株式会社日立製作所

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2002年 3月22日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 1101015281

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/1343  
G02F 1/136

【発明の名称】 液晶表示装置

【請求項の数】 61

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目1番1号  
株式会社 日立製作所 日立研究所内

    【氏名】 紺野 哲豊

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目1番1号  
株式会社 日立製作所 日立研究所内

    【氏名】 津村 誠

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目1番1号  
株式会社 日立製作所 日立研究所内

    【氏名】 山本 恒典

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目1番1号  
株式会社 日立製作所 日立研究所内

    【氏名】 檜山 郁夫

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目1番1号  
株式会社 日立製作所 日立研究所内

    【氏名】 青野 義則

【特許出願人】

    【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 液晶表示装置

【特許請求の範囲】

【請求項 1】

少なくとも一方が透明な一对の基板に挟持された液晶層と、前記一对の基板の一方の基板に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部に第 1 のアクティブ素子を備え、該第 1 のアクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示するとともに、全画面をフレーム信号に同期してプリセット書込みするとともに、照明装置の間欠点灯により画像を可視化する液晶表示装置において、

1 フレーム期間内に正極性と負極性の両極性を表示をするとともに、1 フレーム期間から、各行のプリセット表示期間を差し引いた残りの時間を各行の正極性表示と負極性表示に実質的に等しく配分して表示することを特徴とする液晶表示装置。

【請求項 2】

少なくとも一方が透明な一对の基板に挟持された液晶層と、前記一对の基板の一方の基板に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部に第 1 のアクティブ素子を備え、該第 1 のアクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示するとともに、全画面をフレーム信号に同期してプリセット書込みするとともに、照明装置の間欠点灯により画像を可視化する液晶表示装置において、

1 フレーム期間を、プリセット書込み期間、第 1 の書込み期間、第 1 の保持期間、第 2 の書込み期間、第 2 の保持期間に分割し、かつ、この順序に従い駆動するとともに、第 1 の書込み期間と第 2 の書込み期間の書込み電圧極性を反転するとともに、第 2 の書込み期間が第 1 の書込み期間の約 2 分の 1 であることを特徴とする液晶表示装置。

【請求項 3】

請求項 2 の液晶表示装置において、

第 2 の書込み期間の書込み開始が、1 フレーム期間からプリセット期間を差し

引いた期間の約 2 分の 1 経過後であることを特徴とする液晶表示装置。

【請求項 4】

請求項 2 又は 3 の液晶表示装置において、

第 1 の保持期間が実質的にゼロであることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 ～ 4 の何れか一項に記載の液晶表示装置において、

それぞれの書込み期間において書込む極性が画面全体で同一極性としたことを特徴とする液晶表示装置。

【請求項 6】

請求項 5 の液晶表示装置において、

画素配線の電位の基準となる共通電極の電位が第 1 の書込み期間と第 2 の書込み期間で異なる電位に設定したことを特徴とする液晶表示装置。

【請求項 7】

請求項 1 ～ 6 の何れか一項に記載の液晶表示装置において、

第 2 の保持期間と照明装置の点灯期間がほぼ等しいことを特徴とする液晶表示装置。

【請求項 8】

請求項 1 ～ 7 の何れか一項に記載の液晶表示装置において、

少なくとも照明装置の点灯期間において全ての列配線を所定の電位に固定したことを特徴とする液晶表示装置。

【請求項 9】

請求項 8 の液晶表示装置において、

該所定の電位が黒表示電位または光学応答速度の遅い表示電位のいずれか一方の電位としたことを特徴とする液晶表示装置。

【請求項 10】

少なくとも一方が透明な一对の基板に挟持された液晶層と、前記基板の一方に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部に第 1 のアクティブ素子を備え、該第 1 のアクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示するとともに、照明

装置の間欠点灯により画像を可視化する液晶表示装置において、

画面内に1つまたは複数存在する、1行ないし1対の隣り合う行から走査が開始され、走査方向が、前記1行ないし1対の隣り合う行を基準として、上下両方向であることを特徴とする液晶表示装置。

【請求項11】

請求項10の液晶表示装置において、

画面内の全行の走査の終了時から、次のフレームの走査の開始時までの期間の内、所定の期間に照明装置が点灯することを特徴とした液晶表示装置。

【請求項12】

請求項10又は11の液晶表示装置において、

上方向に走査される行と、下方向に走査される行を同時に選択することを特徴とした液晶表示装置。

【請求項13】

請求項10～12の何れか一項に記載の液晶表示装置において、

上方向に走査される行と、下方向に走査される行を交互に選択することを特徴とした液晶表示装置。

【請求項14】

請求項13の液晶表示装置において、

ある行の選択期間内に次に選択される行の選択期間が重複していることを特徴とした液晶表示装置。

【請求項15】

請求項14の液晶表示装置において、

該重複している期間が1選択期間の2分の1の期間であることを特徴とする液晶表示装置。

【請求項16】

請求項10～15の何れか一項に記載の液晶表示装置において、

保持容量を、走査方向に対して前段の行配線と画素電極間に形成する液晶表示装置において、

走査方向の異なる領域の境界を含め、開口部の形状及び配置間隔をほぼ一定と

したことを特徴とする液晶表示装置。

【請求項 1 7】

少なくとも一方が透明な一对の基板に挟持された液晶層と、前記基板の一方に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部に第 1 のアクティブ素子を備え、該第 1 のアクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示するとともに、全面をフレーム信号に同期してプリセット書込みするとともに、照明装置の間欠点灯により画像を可視化する液晶表示装置において、

画面内に 1 つまたは複数存在する、 1 行ないし 1 対の隣り合う行から走査が開始され、走査方向が、前記 1 行ないし 1 対の隣り合う行を基準として、上下両方向であることを特徴とする液晶表示装置。

【請求項 1 8】

請求項 1 7 の液晶表示装置において、

画面内の全行の走査の終了時から、次のフレームの走査の開始時までの期間の内、所定の期間に照明装置が点灯することを特徴とした液晶表示装置。

【請求項 1 9】

請求項 1 7 又は 1 8 の液晶表示装置において、

上方向に走査される行と、下方向に走査される行を同時に選択することを特徴とした液晶表示装置。

【請求項 2 0】

請求項 1 7 ～ 1 9 の何れか一項に記載の液晶表示装置において、

上方向に走査される行と、下方向に走査される行を交互に選択することを特徴とした液晶表示装置。

【請求項 2 1】

請求項 2 0 の液晶表示装置において、

任意の行の選択期間内に次に選択される行の選択期間が重複していることを特徴とした液晶表示装置。

【請求項 2 2】

請求項 2 1 の液晶表示装置において、

該重複している期間が1選択期間の2分の1の期間であることを特徴とする液晶表示装置。

【請求項23】

少なくとも一方が透明な一对の基板に挟持された液晶層と、前記基板の一方に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部に第1のアクティブ素子を備え、該第1のアクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示するとともに、照明装置の間欠点灯により画像を可視化する液晶表示装置において、

1フレーム期間内に2n個のサブフレームに分割するとともに、同一の画像データを該サブフレーム毎に書込み極性を反転しながら、書込み走査し、1フレームの後半の所定の期間に照明装置の間欠点灯させることを特徴とする液晶表示装置。

【請求項24】

請求項1～9の何れか一項に記載の液晶表示装置において、

画面内に1つまたは複数存在する、1行ないし1対の隣り合う行から走査が開始され、走査方向が、前記1行ないし1対の隣り合う行を基準として、上下両方向であることを特徴とする液晶表示装置。

【請求項25】

請求項1～24の何れか一項に記載の液晶表示装置において、

複数行を同時選択して該複数行に同一の画像データを書込むことを特徴とする液晶表示装置。

【請求項26】

請求項25の液晶表示装置において、

該同時選択する行数が2行であるとともに、ペアとなる2行の開始行がフレーム毎に奇数行、偶数行となるように交替することを特徴とする液晶表示装置。

【請求項27】

請求項26の液晶表示装置において、

ペアとなる2行に書込む画像データが、2行の画像信号の平均値であることを特徴とする液晶表示装置。

【請求項 2 8】

請求項 2 6 の液晶表示装置において、

ペアとなる 2 行に書込む画像データが、連続するフレームにおいて奇数行の画像データのみの選択と、偶数行の画像データのみの選択を交互に繰り返すことを特徴とする液晶表示装置。

【請求項 2 9】

請求項 1 ～ 8 の何れか一項に記載の液晶表示装置において、

動画と静止画を判別し、動画と静止画で照明装置の駆動方法を切り分けるスイッチを設けたことを特徴とする液晶表示装置。

【請求項 3 0】

請求項 2 9 の液晶表示装置において、

動画表示時は照明装置を点滅させ、静止画表示時は照明装置を常時点灯するように構成されたことを特徴とした液晶表示装置。

【請求項 3 1】

請求項 3 0 の液晶表示装置において、

動画表示時と静止画表示時とで、照明装置の輝度を切り分けるスイッチをもうけたことを特徴とした液晶表示装置。

【請求項 3 2】

請求項 1 ～ 3 1 の何れか一項に記載の液晶表示装置において、

画像データを書込む選択行に先行する m ライン分の該第 1 のアクティブ素子を導通状態（オン状態）として、プリチャージしたことを特徴とする液晶表示装置。

【請求項 3 3】

請求項 1 ～ 3 2 の何れか一項に記載の液晶表示装置において、

画像データを書込む選択行とプリチャージラインを除く行配線を高抵抗状態としたことを特徴とする液晶表示装置。

【請求項 3 4】

請求項 1 ～ 3 3 の何れか一項に記載の液晶表示装置において、

該画素に書込む電位を確定するための共通電極を該画素に配置するとともに、

該共通電極に電位を与える共通配線と接続し、該共通配線の内、少なくとも画像データを書込む選択行とプリチャージ行のいずれにも関与しない共通配線と、該共通配線により電位を与えられる共通電極との間を高抵抗状態としたこと特徴とする液晶表示装置。

【請求項 3 5】

請求項 3 4 の液晶表示装置において、

該共通配線と該共通電極の間に第 2 のアクティブ素子を配置し、該第 2 のアクティブ素子のソースとドレイン端子にそれぞれ該共通配線と該共通電極のいずれかと接続したことを特徴とする液晶表示装置。

【請求項 3 6】

請求項 3 5 の液晶表示装置において、

該アクティブ素子のゲート電極を自画素のゲート配線に接続したことを特徴とする液晶表示装置。

【請求項 3 7】

請求項 3 6 の液晶表示装置において、

該アクティブ素子のゲート電極を走査方向に隣接する次段のゲート配線に接続したことを特徴とする液晶表示装置。

【請求項 3 8】

請求項 1 ～ 2 4, 3 2 ～ 3 7 の何れか一項に記載の液晶表示装置において、

動画と静止画を予め判別し、動画の画像データは複数行同一の画像データを書込み、静止画ではそのままの画像データを書込むことを特徴とする液晶表示装置。

【請求項 3 9】

請求項 3 8 の液晶表示装置において、

該動画において同一の画像データを書込む行数が 2 行であるとともに、ペアとなる 2 行の開始行がフレーム毎に奇数行、偶数行となるように交替することを特徴とする液晶表示装置。

【請求項 4 0】

請求項 3 9 の液晶表示装置において、

ペアとなる 2 行の画像データの内、先行して書込みが開始する行の画像データを所定の関係により修正することを特徴とする液晶表示装置。

【請求項 4 1】

請求項 4 0 の液晶表示装置において、

該全ての静止面の画像データを周辺画素との輝度の差異に基づく所定の関係により修正することを特徴とする液晶表示装置。

【請求項 4 2】

請求項 5 の液晶表示装置において、

第 2 の書込み期間の黒書込み電圧が、第 1 の書込み期間の黒書込み電圧よりも等しいか低いことを特徴とする液晶表示装置。

【請求項 4 3】

請求項 1 ～ 9, 3 2 ～ 4 2 の何れか一項に記載の液晶表示装置において、

第 1 の書込み期間におけるゲートの書込み時の高電圧  $V_{gh}$  と黒表示を与える電圧  $V_{dbk1}$  との電位差よりも、第 2 の書込み期間におけるゲートの書込み時の高電圧  $V_{gh}$  と黒表示を与える電圧  $V_{dbk2}$  との電位差が大きくなるように書込み極性を設定したことを特徴とする液晶表示装置。

【請求項 4 4】

請求項 2 ～ 9 の何れか一項に記載の液晶表示装置において、

プリセット書込みが黒書込みであることを特徴とする液晶表示装置。

【請求項 4 5】

少なくとも一方が透明な一対の基板に挟持された液晶層と、該基板の一方に複数の行配線と複数の列配線および共通配線を有し、該複数の行配線と複数の列配線の交差部に第 1 のアクティブ素子を備え、該第 1 のアクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示する液晶表示装置において、

該画素内に画素電極と共通電極を設け、該第 1 のアクティブ素子の一方の端子を画素電極に、他方を列配線に接続し、該画素内に第 2 のアクティブ素子を配置し、その一方の出力を該共通電極に、他方を該共通配線に接続するとともに、液晶への電圧書込み期間には該第 1 および第 2 のアクティブ素子を導通状態とし、



保持期間においては高抵抗状態としたことを特徴とする液晶表示装置。

【請求項 4 6】

請求項 4 5 の液晶表示装置において、

該共通配線の電位を液晶への電圧書込みの極性変化に同期して交流化したことを特徴とする液晶表示装置。

【請求項 4 7】

請求項 4 6 の液晶表示装置において、

該共通配線の電位の交流化が、フレーム期間毎またはサブフレーム期間毎であることを特徴とする液晶表示装置。

【請求項 4 8】

請求項 4 5 ～ 4 7 の何れか一項に記載の液晶表示装置において、

該共通配線の一部に突起部を設け、この突起が該列配線を挟むか、該列配線と該共通電極または画素電極の内該列配線に近接している電極との間に位置するか、あるいは、覆うように配置したことを特徴とした液晶表示装置。

【請求項 4 9】

請求項 4 5 ～ 4 8 の何れか一項に記載の液晶表示装置において、

全画面をフレーム信号に同期してプリセット書込みし、照明装置の間欠点灯により画像を可視化するとともに、1 フレーム期間内に正極性と負極性の両極性を表示をするとともに、1 フレーム期間から、各行のプリセット表示期間を差し引いた残りの時間を各行の正極性表示と負極性表示に等しく配分して表示することを特徴とする液晶表示装置。

【請求項 5 0】

請求項 4 5 ～ 4 8 の何れか一項に記載の液晶表示装置において、

全画面をフレーム信号に同期してプリセット書込みし、照明装置の間欠点灯により画像を可視化するとともに、1 フレーム期間を、プリセット書込み期間、第 1 の書込み期間、第 1 の保持期間、第 2 の書込み期間、第 2 の保持期間に分割し、かつ、この順序に従い駆動するとともに、第 1 の書込み期間と第 2 の書込み期間の書込み電圧極性を反転するとともに、第 2 の書込み期間が第 1 の書込み期間の約 2 分の 1 であることを特徴とする液晶表示装置。

【請求項 5 1】

請求項 4 5 ～ 5 0 の何れか一項に記載の液晶表示装置において、

各列配線と各画素の画素電極との容量と該列配線と各画素の共通電極との容量を等しくしたことを特徴とする液晶表示装置。

【請求項 5 2】

請求項 5 1 の液晶表示装置において、

該画素の列方向の中央付近に該画素電極と該共通電極と交差部を設けるとともに、該交差部を中心として、該画素電極と該共通電極を列方向に線対称の関係をなす形状に形成したことを特徴とする液晶表示装置。

【請求項 5 3】

請求項 1 ～ 5 2 の何れか一項に記載の液晶表示装置において、

液晶の表示モードがインプレーンスイッチングモードまたは液晶への電圧無印加時の表示が黒のノーマリブラックモードであることを特徴とする液晶表示装置。

【請求項 5 4】

請求項 1 ～ 5 3 の何れか一項に記載の液晶表示装置において、

画素への書込み用該第 1 のアクティブ素子が高移動度アクティブ素子であることを特徴とする液晶表示装置。

【請求項 5 5】

請求項 5 4 の液晶表示装置において、

該高移動度アクティブ素子が多結晶薄膜トランジスタまたは単結晶シリコントランジスタであることを特徴とする液晶表示装置。

【請求項 5 6】

請求項 1 ～ 5 5 の何れか一項に記載の液晶表示装置において、

共通配線をメッシュ状に配置したことを特徴とする液晶表示装置。

【請求項 5 7】

請求項 1 ～ 5 5 の何れか一項に記載の液晶表示装置において、

共通配線を列配線に平行に配置したことを特徴とする液晶表示装置。

【請求項 5 8】

請求項 1 ～ 5 7 の何れか一項に記載の液晶表示装置において、  
該照明装置が高速応答光源を用いていることを特徴とする液晶表示装置。

【請求項 5 9】

請求項 5 8 に記載の液晶表示装置において、

該高速応答光源が L E D (Light Emitting Diode) , 電界放出型電子源応用光源 ( F E D : Field Emission Display ) 、プラズマ利用発光型光源、高速応答蛍光管のいずれか、あるいはこれらの組合わせであることを特徴とする液晶表示装置。

【請求項 6 0】

1 フレーム期間内に正極性と負極性の両極性を表示をするとともに、

1 フレーム期間から、各行のプリセット表示期間を差し引いた残りの時間を各行の正極性表示と負極性表示に実質的に等しく配分して表示することを特徴とする液晶表示装置。

【請求項 6 1】

1 フレーム期間を、プリセット書込み期間、第 1 の書込み期間、第 1 の保持期間、第 2 の書込み期間、第 2 の保持期間に分割し、この順序に従い駆動し、

前記第 1 の書込み期間と前記第 2 の書込み期間の書込み電圧極性を反転するとともに、前記第 2 の書込み期間が前記第 1 の書込み期間の約 2 分の 1 であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【 0 0 0 1】

【発明の属する技術分野】

本発明は、液晶表示装置に係り、特に動画表示に適する液晶表示装置およびその液晶表示装置の駆動方法に関する。

【 0 0 0 2】

【従来の技術】

液晶表示装置は、デスクトップ型及びノート型パソコン、あるいは携帯電話に代表されるモバイル機器の表示部として、広く用いられている。特に最近では、市場の省スペース化や低消費電力化への要求の高まりにより、C R T (Cathode

Ray Tube) 型テレビの代替としての液晶テレビが注目されている。しかしながら液晶表示装置は、薄型軽量、低消費電力、高精細といったCRTなどの表示装置に比べて優れた性能を発揮するが、動画像表示に対しては、表示対象物がゆっくり移動する低速動画では、ほぼCRT並の表示性能を示すものの、スポーツ番組のように対象物が素早く移動する高速動画では、画像がぼやける、あるいはコントラストが低下して画像の鮮明度がやや低下するといった問題を抱えている。

### 【0003】

液晶表示装置の表示原理としては、主流のTN（ツイステッドネマチック）の他に、広視野角を特徴とするIPS（インプレーンスイッチング）、MVA（マルチドメインバーチカルアライメント）などが用いられているが、いずれも、表示部の背面に設置された照明装置（通称バックライト）の照明光を、印加電圧に応じた液晶分子の回転により光の透過率を制御可能な液晶パネルに入射することにより画像を形成するものである。従来の液晶表示装置において、動画像がぼやける原因としては液晶の応答速度と液晶表示装置やプラズマ表示装置に共通するホールド型表示起因の複合によるとされている。従来の液晶表示装置の照明装置は常に点灯しているため、動画像の如く時々刻々表示画像が変化すると、書込まれた画像データに対して液晶が十分に光学応答する前の透過率変化の過渡状態も表示してしまうこととなる。この結果、人間の目にはぼやけとして検知されることとなる。また、照明装置が常時点灯していると、あるフレームで表示された画像は、次のフレームの書換えの瞬間まで保たれる。このような表示方式はホールド型表示方式とよばれ、このホールド型表示方式と人間の目の視覚特性との不整合により動画像がぼやけることが“電子情報通信学会技術報告EID2000-47 p p.13-18(2000-09)に説明されている。さらに、液晶の応答による動画のぼやけ及びホールド型表示方式と人間の視覚特性に起因する動画のぼやけを改善するための照明装置を間欠点灯にする技術が同誌に記載されている。この中で、1フレームの時間の中で照明装置を点灯させる割合（点灯デューティと呼ぶ）により、動画像の画質が影響されることが述べられており、通常で速度で画像が移動する動画像を高速応答の液晶ディスプレイを用いて表示した場合、点灯デューティを1/2以下とすることが必要で（動画像のボヤケに対し

てがまんでできる限度ということで許容限と呼ばれている)、 $1/4$ 程度まで点灯デューティを下げると動画のボヤケを人間が知覚できなくなるいわゆる検知限に達することが示されている。

## 【0004】

点灯デューティに対する動画像の改善の程度は動画の移動速度に依存し、遅い画像の場合には、 $1/2$ 程度の点灯デューティでも十分検知限以下の良好な動画像を得られることを筆者らの検討により明かにしている。また、特開2000-293142号公報には、照明装置を間欠点灯し液晶表示装置の動画表示性能を向上させる技術が開示されている。

## 【0005】

## 【発明が解決しようとする課題】

照明装置の間欠点灯により画像を表示するためには、画像データの画素への書込みを行う走査期間と照明装置の点灯期間とを切り分ける必要がある。つまり、走査によって書込まれた画像データに対応した液晶の光学応答が完了してから照明装置を点灯することを基本とする。

## 【0006】

図2(a)(b)は、間欠点灯による液晶表示装置の課題を明らかにするための説明図で、全画面をフレーム毎に白黒の表示を行った場合を想定したものである。図2(a)には表示シーケンスと、点灯期間301に対する画面上の最上行である第1行、中央の行である第 $n$ 行、最下行である第 $2n$ 行における液晶の光学応答を、図2(b)には全画面白表示をする画像を書込んだ場合の縦方向の位置に対する輝度分布を示す。図2(a)に示すように画面の上から下へ順次画像データを書込む従来の走査方法を用いると、図2(b)のように画面輝度が画面の上から下へ向かって減少するため、画像の輝度傾斜として認識される。

## 【0007】

この輝度傾斜はアクティブマトリクスによる書込み動作と照明装置を間欠点灯することにより発生することから、アクティブマトリクス型液晶表示装置の表示原理について説明する。

## 【0008】

一般的な液晶表示装置のフレーム周波数は 6 0 H z であり、1 フレーム期間は約 1 6 . 7 m s ( ミリ秒 ) である。液晶に電圧が印加されてから印加電圧に対応する光の透過率に達する現象を液晶の光学応答、電圧が印加されてから液晶が印加電圧に対応する光の透過率を示すまでの時間を液晶の光学応答時間と呼び、通常、透過率の 1 0 % から 9 0 % まで、あるいは 9 0 % から 1 0 % までの光学応答変化に要する時間を指す。ここでは、8 m s の光学応答特性を有する液晶材料を例に説明する。また、走査とは、1 行を選択しその行に画像データを書込むことを画面の全て行について行うことを言い、走査が終了するまでの期間を走査期間と呼ぶ。また、ある 1 行を選択し、その行の画素に画像データを書込む期間のことを、選択期間と呼ぶことにする。また、画素への画像データの書込みとは、液晶が所望の透過率を示すように液晶に電圧を印加することである。

## 【 0 0 0 9 】

図 3 はアクティブマトリクス型液晶表示装置の等価回路図を示す。選択期間の開始時に行配線 2 0 1 にアクティブ素子 2 0 3 がオン状態となる電位がゲートドライバ 1 0 6 により与えられ、ドレインドライバ 1 0 7 により列配線 2 0 2 に画像データに依存する電位が与えられ、アクティブ素子 2 0 3 を介して画像データに依存する電位が画素電極 2 1 0 に与えられる。画素電極 2 1 0 の電位と共通電極 2 0 4 との電位差が、並列に接続されている液晶 2 0 8 と保持容量 2 0 5 に充電される。選択期間の終了時に行配線 2 0 1 にアクティブ素子 2 0 3 がオフ状態となる電位が与えられ、書込みが完了する。液晶 2 0 8 と保持容量 2 0 5 の充電は液晶の光学応答に比べて非常に短い時間で終了する。この時、液晶 2 0 8 が示す光の透過率は与えられた電圧の絶対値に対応し、電圧の極性には依存しない。

## 【 0 0 1 0 】

ここで、フリッカと液晶に与える電圧の極性について図 4 ( a ) ~ ( d ) を用いて説明する。一般に液晶は直流電圧を印加すると特性が劣化することが知られており、通常ある画素の液晶に与えられる画像データは、少なくとも 1 フレーム毎にその極性が反転させることが必須である。液晶が示す透過率は、印加電圧の大きさにより決まり、その極性には依存しないが、アクティブ素子を用いて駆動した場合、アクティブ素子が持っている寄生容量やアクティブ素子のオフ時のリ

ーク電流などによる影響で、共通電極 2 0 4 に対して同じ大きさの電圧が印加されるようにデータドライバから電位を供給しても、実際に液晶に印加される電圧値はその極性によって僅かなずれが生じる。その結果同じ画像データでも正極性と負極性で輝度が異なるため 6 0 H z 程度のフレーム周波数ではフリッカとして認識される。フリッカを抑える方法としては、フレーム周波数を増大させ、人間の目が正極性と負極性の輝度差を認識できない周波数で正負を反転させることや、正極性で書込む画素と負極性で書込む画素を空間的に分散させることにより輝度差を平均化して人間の目にフリッカを認識させないようにする方法や、正負両極性で書込み表示をしている内の一方の極性のみに照明光源を点灯させることにより単極性のみを表示に用いるなどがある。従来は、ゲートドライバやデータドライバの駆動能力の制限や、単極性表示による輝度低下を避けるため、特に大型液晶表示装置においては、専ら書込み極性を空間的に分散させる方法が用いられてきた。図 4 ( a ) から ( d ) は画素に書込まれている画像データの極性を示したものであり、( a ) は印加電圧の極性を空間的に分散させずにフレーム毎に極性を反転する駆動方式であり、これをフレーム反転駆動と呼ぶ。( b ) は印加電圧の極性を行毎に反転させ、さらにその極性をフレーム毎に反転させる駆動方式であり、これを行毎反転駆動と呼ぶ。( c ) は印加電圧の極性を列毎に反転させ、さらにその極性をフレーム毎に反転させる駆動方式であり、これを列毎反転駆動と呼ぶ。( d ) は印加電圧の極性を行毎列毎に反転させ、さらにその極性をフレーム毎に反転させる駆動方式であり、これをドット反転駆動と呼ぶ。

#### 【 0 0 1 1 】

図 4 ( a ) に示す、フレーム反転駆動は画面全面で同じ極性の画像データを書込むので、あるフレーム中にデータドライバが出力する電位は共通電極に対して常に同極性にでき、書込み極性に応じて共通電極 2 0 4 の電位を変動させるコモン交流駆動方式と組み合わせると低耐圧のデータドライバを使用することができるという利点を持っている。しかし、単純に 6 0 H z のフレーム周波数で、可視化される表示画像の極性がフレーム毎に反転する場合は前述の正負極性の書込み特性の違いからフリッカが認められことがある。

#### 【 0 0 1 2 】

図 4 (b) に示す行毎反転駆動、図 4 (c) に示す列毎反転は画面内で表示画像の極性を分散させ、極性が異なることによる輝度の違いを人間の目に平均化させて表示することによりフリッカを認識できないようにしている。図 4 (d) に示すドット反転駆動は表示画像の極性を行毎さらに列毎に反転させているため、極性が異なることによる輝度の違いをより平均化し、フリッカの認識を防いでいる駆動方式である。

### 【 0 0 1 3 】

さて、図 2 (a) のように画面の上から下に向かって書込み走査をした場合、第 1 行では走査期間の始まりの時間で書込みが行われ、第  $n$  行では走査期間の真ん中の時間で書込みが行われ、第  $2n$  行では走査期間の終わりの時間で書込みが行われる。よって液晶の光学応答の開始は画面内の位置によって異なるため、全画面に同じ画像データを書込んだ場合、光学応答が完了する時間も画面の位置によって異なることになる。図 2 (a) に示すように、 $1/2$  フレームで走査を終了し、後半の  $1/4$  フレーム期間で照明装置を点灯するシーケンスとしているが、画面最上行の第 1 行の画素にはフレームの開始時に画像データが書込まれるため、フレーム開始から  $8\text{ ms}$  で液晶の光学応答が完了する。一方、画面中央の第  $n$  行の画素にはフレーム開始から  $4\text{ ms}$  のところで画像データが書込まれ、フレーム開始から  $12\text{ ms}$  で、画面一番下の第  $2n$  行の画素にはフレーム開始から  $8\text{ ms}$  のところで画像データが書込まれ、フレーム開始から  $16\text{ ms}$  でそれぞれ液晶の光学応答が完了する。ここで、照明装置はフレームの開始から  $12\text{ ms}$  で点灯するので、 $n$  行の画素は液晶の光学応答が完了しているが、第  $n$  行より下の画素では液晶の光学応答が十分に完了していない。液晶の光学応答が完了していない状態で照明装置を点灯すると、白表示の場合は輝度の低下をもたらす、輝度傾斜となる。輝度傾斜の縦位置依存性を図 2 (b) に示す。更に上記説明では液晶の光学応答時間は  $8\text{ ms}$  としたが、これは比較的応答速度が速い液晶を例にしており、現在液晶表示装置に用いられている液晶の光学応答時間は  $20\text{ ms}$  を超えるものも少なくない。このような応答速度の遅い液晶を用いた場合は、画面の中央よりも上から輝度の低下が始まることも十分考えられる。TV などの画像は画面中央付近で動画像が現れることが多く、視認者の視点が最も集まる領域と考え



られる。よって視認者の視点集中領域を考慮すると、たとえ輝度傾斜が多少発生した場合でも、中央付近の輝度が最も高いことが要求されよう。

#### 【0014】

これに対し、特開平11-237606号公報には上下方向の位置に依存する輝度傾斜を抑制する方法としてフィールド毎に走査方向を上下反転する方法が開示されている。しかし、この方法ではインターレース駆動を用いるため、1フィールドの動画像データをフィールドデータからフレームデータに単純に変換する処理をした時に、直流成分が重畳されることがある。

#### 【0015】

また、同公報には、前フレームの表示履歴の影響をキャンセルする方法として、プリセット電圧を印加する方法や、プリセット電圧を印加した後に正負のデータ信号電圧を印加する方法について開示されている。

#### 【0016】

図26は、この方法に従いプリセット電圧を周期的に画面全体に一括して印加した場合の特性上の課題を示す説明図である。この図では、2フレーム分の、最上層である第1行、中間に位置する第 $n$ 行、最下層の第 $2n$ 行の画素への書込み電圧 $V_{s1}$ 、 $V_{sn}$ 、 $V_{s2n}$ およびそれぞれの画素の液晶の光学応答特性 $T_1$ 、 $T_n$ 、 $T_{2n}$ を示す。最上層の行ではプリセット電圧印加直後と、次のプリセット電圧印加のちょうど中間の時刻に極性を反転した画像データ書込みが実行されるため、液晶に印加される正と負の電圧実効値が等しい交流駆動が達成される。しかし、表示領域の下方になるほど正と負の電圧印加時間の割合が非対称となり、実効的に直流電圧が印加される。最下層では非対称性が最も顕著となり、片側極性での駆動となる。このため、直流電圧の重畳によるフリッカの発生を抑制し、動画像においても残像の無い表示を実現することが難しい。したがって、1フレーム内で画像やパネル内の表示位置に拠らず液晶の交流駆動を実現するフレーム内交流駆動法が望まれている。

#### 【0017】

また、1フレームを3分割し1/3フレームをリセット期間として、プリセット電圧を走査に同期して行順次に印加する方法も考えられるが、この場合には、

照明の間欠点灯時に何らかの書込み動作が行われることから、行配線や列配線と画素との寄生容量を介したクロストークの発生が懸念される。

## 【 0 0 1 8 】

以上を鑑みた本発明の目的は、照明装置の間欠点灯とプリセット電圧印加を組合わせた液晶表示装置において、残像やフリッカ、さらにはクロストークの発生、および、ボヤケの無い動画像表示、さらには高精細動画表示が可能な液晶表示装置を提供することである。

## 【 0 0 1 9 】

本発明の他の目的は、照明装置の間欠点灯を用いた液晶表示装置において、表示の中央ほど輝度が高く、走査境界における輝度差の無い液晶表示装置を提供することである。

## 【 0 0 2 0 】

## 【課題を解決するための手段】

上記目的を達成する本発明の液晶表示装置の駆動方法は、少なくとも一方が透明な一对の基板に挟持された液晶層と、前記基板の一方に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部にアクティブ素子を備え、前記アクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示するとともに、全画面をフレーム信号に同期してリセット書込みするとともに、照明装置の間欠点灯により画像を可視化する液晶表示装置において、

1 フレーム期間内に正極性と負極性の双方の表示をするとともに、1 フレーム期間から、各行のリセット表示期間を差し引いた残りの時間を各行の正極性表示と負極性表示に等しく配分して表示するようにしたものである。

## 【 0 0 2 1 】

上記駆動方法を実現する本発明になる液晶次装置は、1 フレーム期間を、第1の書込み期間、第1の保持期間、第2の書込み期間、第2の保持期間、リセット書込み期間に分割し、かつ、この順序に従い駆動するとともに、第1の書込み期間と第2の書込み期間の書込み電圧極性を反転するとともに、第2の書込み期間が第1の書込み期間の約2分の1とすることを特徴としている。

## 【 0 0 2 2 】

好ましくは、第 1 の保持期間を実質的にゼロとするとともに、第 2 の書込み期間の書込み開始が、1 フレーム期間からプリセット期間を差し引いた期間の約 2 分の 1 経過後とし、第 2 の保持期間と照明装置の点灯期間がほぼ等しく設定するとともに、少なくとも照明装置の点灯期間中は列配線を、黒表示電位とすることにより最も効果的に達成される。

## 【 0 0 2 3 】

本発明の他の目的を達成するために、一对の透明な基板に挟持された液晶層と、前記透明な基板の一方に複数の行配線と複数の列配線を有し、該複数の行配線と複数の列配線の交差部にアクティブ素子を備え、前記アクティブ素子を通じてマトリクス状に配置された画素に画像データを書込むことにより画像を表示する液晶表示装置において、画面内に 1 つまたは複数存在する、1 行ないし 1 対の隣り合う行から走査が開始され、走査方向が、前記 1 行ないし 1 対の隣り合う行を基準として、上下両方向である。

## 【 0 0 2 4 】

また、液晶の応答時間によって生じる輝度傾斜を照明装置の輝度傾斜と相殺して画面の輝度を均一になるように構成された照明装置を提供する。

## 【 0 0 2 5 】

さらに、動画と静止画で照明装置の駆動を切替えることにより、動画と静止画それぞれで最適な表示方法を提供する。

## 【 0 0 2 6 】

## 【発明の実施の形態】

以下、本発明の実施例を図を用いて具体的に説明する。

## 【 0 0 2 7 】

## (実施例 1)

本発明の第 1 の実施例を図 1 と、図 5 から図 8 により説明する。本実施例は、本発明に成る駆動方式を電圧無印加時、すなわち、しきい値以下の電圧を印加した時に黒表示となるノーマリブラックのインプレーンスイッチングモードに適用した例である。本実施例はインプレーンスイッチングモードを例に説明している

が、TNモードやMVAモードあるいは投射型など照明光学系を用いる液晶表示装置に広く適用できる。図1は本発明の第1の実施例の駆動シーケンス、図5に本実施例の液晶表示装置の表示部の等価回路、図6にプリセット駆動の有無による黒表示へ移行する場合の応答特性の比較図、図7に本実施例の全体構成を示すシステム構成図、図8に本システムの表示制御部の駆動シーケンスを示す。

## 【0028】

図5の表示部の等価回路に示すように、基本構成は図3の従来例とほぼ同様であるが、インプレーンスイッチングモードを用いていることから、共通配線209 : Vc1 からVc2nがTFT203を初めとするほかの回路要素と同一基板上に配置されるため、各共通配線を行毎に共通として行方向に引き伸ばし端部で統合してオペアンプを用いた可変電源により電圧を制御した。本実施例では共通配線を行方向に引き出したが、表示領域全体に各画素の開口部を除いたメッシュ状として低抵抗化することもできるし、列方向に引き出して書込み時の共通配線に加わる負荷電流を抑制して書込みによる共通配線歪を低減することもできる。本実施例を初めとするインプレーンスイッチングモードにおける実施例の共通配線は、以上の構成の中から選択可能である。特に、本実施例で述べるフレーム毎に共通配線の電位を交流化するフレームコモン交流駆動方式では共通配線に対する制約が少なく、以上に述べたいずれの共通配線形式においても良好な特性を示した。ここで、走査用のゲートドライバ106は、ドレインドライバ107の負荷を低減する目的で、非選択時に出力を高抵抗状態に設定できるものを用いたが、通常の走査用のゲートドライバを用いても機能的にはまったく同一である。それ以外の機能は従来例と同様に走査パルスを順次出力する構成とした。ドレインドライバ107は、全出力端子の同極性出力が可能なドライバを用いた。本例ではフレーム毎の共通配線電圧の交流化（以下本駆動方式をフレームコモン交流駆動方式と呼ぶ）によるドレインドライバの低電圧化を取り入れたため、出力電圧の最大振幅は約7Vであるが、共通配線電圧の交流化を用いない場合には、13Vから15V程度の最大振幅ドライバが必要となる。

## 【0029】

図1により本発明になる駆動シーケンスについて説明する。本図は主な印加電

圧とその応答波形に絞り表した1フレーム期間の駆動シーケンスで、この繰り返しにより画像を表示する。印加電圧としては、画像データ $V_d$ 、共通電極電位 $V_{com}$ 、最上段のゲート配線電位 $V_{g1}$  から、画面中央部のゲート配線電位 $V_{gn}$ 、さらには最下段の $V_{g2n}$ までの各ゲート配線電位、および照明装置の制御信号 $L_{cnt117}$ を示し、応答波形としては、この駆動シーケンスにより得られる画素電位 $V_{s1} \sim V_{s2n}$ を示す。画像データ $V_d$ は均一表示を例に記述しているが、実際には、画像データに応じた電圧振幅の負極性画像データ $V_d^-$ 、正極性画像データ $V_d^+$ が印加される。

## 【0030】

本駆動方式は、まず、プリセット書込みにより、画面上の場所に限らず全ての画素電極を、一度黒書込みすることにより、特に画像データの書込みタイミングが遅くコントラスト比の低下しやすい下方の画素の黒表示を確実にするものである。特に本実施例で用いているノーマリブラックモードでは、表示が白寄りの高電圧印加から液晶への電圧印加を開放する黒に変化する場合には、加速電圧印加などの高速応答化手段を用いることができないことから、液晶材料による高速応答化とあいまって本発明で提供するように、黒書込みを確実にする手段が必要とされることが理解されよう。次に、第1書込み期間と第2書込み期間により、1フレーム内の交流駆動を実現し、保持期間に照明制御信号 $L_{cnt117}$ によりバックライトを点灯させる。本実施例では第1書込み期間の書込み用クロック信号の周波数を調整し、1フレーム期間からプリセット書込み期間を引いた期間の約 $1/2$ で書込み動作が終了するようにしているため、第1保持期間は存在しない。以下、各シーケンスの動作について詳細に説明する。

## 【0031】

プリセット書込みは、最上段の電圧波形 $V_{s1}$ に見られるように正、負極性の有効な表示時間を短縮することから、理想的には全画面一括で極短時間で書込むことが望ましいが、実際にはゲートドライバの電源負荷が増大するなどの理由により、ゲートの多相オーバーラップ走査による高速書込みが有効である。本実施例の場合、1行当たりの書込み時間20マイクロ秒で2MHzのゲートドライバのクロック周波数を使って最大40行を同時選択する多相オーバーラップ駆動によ

り768ラインのゲート走査が400マイクロ秒程度で行え、表示帰線期間でプリセット書込みを終了する。

### 【0032】

プリセット書込みに続いて、負極性の画像データを約1/2フレームの時間を使って書込む。この時、従来の1フレーム1回の書込み方式に対して、書込み時間は約1/2となるが、本実施例では、書込み極性を画面全体を同極性とするこ  
とと、共通電極電位 $V_{com}$ を同一極性書込み期間は一定電位とすることと、 $V_{g1}$  から $V_{g2n}$ の各ゲート配線電位波形の如く、隣接する数行をオーバーラップさせて、ゲート選択状態の“Highレベル”とすることで、通常以上のゲート選択期間が得られることと、ドレインドライバと画素内に配置したアクティブ素子の書込み負荷の大幅な低減が図られるため、十分な画素への書込みを達成できる。このように、隣接する数行をオーバーラップさせて、画素に電圧を与えることをプリチャージと呼ぶ。

### 【0033】

プリチャージの効果について、図20を用いて説明する。まず、複数行を選択することにより、行配線201に接続された容量性の負荷と配線抵抗により発生する充電遅れの影響を大幅に低減することができる。本実施例における配線抵抗はおよそ3キロオーム、配線容量はおよそ400ピコファラッドであるから、充電時定数 $\tau$ は $\tau = 1.2$  マイクロ秒であるが、通常十分な書込み特性を得るには、この4～8倍程度の選択時間が必要とされる。一方、第2書込み期間の選択時間は、プリチャージを使わない場合、約5マイクロ秒であることから、プリチャージが有効に作用する。次に書込み負荷の低減について説明する。フレーム反転や列毎反転を用いた場合、あるフレーム中は同じ列に属する画素の書込まれる画像データは同極性となるため、一つ前に選択される行の選択期間を重ねることによって、一つ前あるいは更に前の数行に渡って選択される行の画像データにより、そのフレームで書込まれる極性をあらかじめ印加しておく事ができるため、画像データの書込みを容易にすることができる。図20は、一例として、ある列における2つの行の画素に着目しており、この列に正極性の画像データが書込まれるフレームとする。まず、上側の画素について見てみると、選択期間以前におい

ては、前のフレームの画像データが保持されているので共通電極 2 0 4 の電位  $V_{com}$  に対して負極性の電位が画素電極  $V_{sa210a}$  に保持されている。選択期間となり行配線電位  $4 0 1 V_{ga}$  が高電位となると、アクティブ素子 2 0 3 がオン状態となり、列配線 2 0 2 の正極性の電位が画素電極 2 1 0 a に与えられ、選択期間の前半 2 分の 1 で共通電極 2 0 4 に対して正極性に充電される。選択期間の後半 2 分の 1 では表示に寄与する画像データが正極性で書込まれており、選択期間の終了時に行配線電位  $V_{ga}$  が低電位となり、画素電極  $V_{sa210a}$  には共通電極 2 0 4 に対して選択期間の後半 2 分の 1 で書込まれた正極性の電位が保持される。下側の画素について見てみると、選択期間以前においては、前のフレームの画像データが保持されているので共通電極 2 0 4 の電位  $V_{com}$  に対して負極性の電位が画素電極  $V_{sb}$  に保持されている。選択期間となり行配線電位  $V_{gb}$  が高電位となると、アクティブ素子 2 0 3 がオン状態となり、列配線 2 0 2 の正極性の電位が画素電極 2 1 0 a に与えられ、選択期間の前半 2 分の 1 で共通電極 2 0 4 に対して正極性に充電される。この時の画素電極 2 1 0 b に与えられる正極性の電位は、上側の画素の選択期間の後半 2 分の 1 に与えられる電位である。選択期間の後半 2 分の 1 では表示に寄与する画像データが正極性で書込まれており、選択期間の終了時に行配線電位  $V_{gb}$  が低電位となり、画素電極 2 1 0 b には共通電極 2 0 4 に対して選択期間の後半 2 分の 1 で書込まれた正極性の電位が保持される。このようにある行の選択期間に一つ前に選択される行の選択期間の半分を重ねることにより、一つ前の行に書込まれる画像データで、前のフレームの逆極性の保持電位を、現フレームの極性にあらかじめ充電することができ、選択期間の後半 2 分の 1 で表示に寄与する画像データを書込み易くする効果がある。

#### 【 0 0 3 4 】

正極性の画像データ書込みについてもほぼ同様に、良好な書込み条件が得られる。負極性との違いは、ドレインドライバによる列配線の選択期間が  $1/2$  に短縮されることと、正極性すなわち第 1 書込み期間は、その前がプリセット書込みであるため、一様に黒電圧が書込まれている点であるが、この内、列配線の充電時定数短縮に対しては、列配線にアルミニウムを主体とする低抵抗材料を使ったことから、列配線の充電時定数は  $1 \sim 2$  マイクロ秒程度に抑制することが可能と

なり、十分な書込み特性が得られた。表示画像の劣化として認識され易い項目は、黒表示における黒が十分沈まないことによるコントラスト比の低下が考えられる。特に表示に対して影響の大きい第2書込み期間の黒書込み特性を向上することにより、可視化された画像のコントラスト比向上が図れる。本実施例で用いたフレームコモン交流駆動方式においては、正極性の共通電極の電位は負極性の共通電極の電位よりも低く、これに伴い、正極性の黒書込み電圧も負極性の黒書込み電圧よりも低くなる。黒書込み時のゲートの“Highレベル” $V_{gh}$ とTFTのドレイン電極の黒書込み電圧 $V_{dbk}$ との電位差 $V_{gh}-V_{dbk}$ は正極性が大きくなる。従って、第1書込み期間の電位差 $V_{gh}-V_{dbk1}$ よりも第2書込み期間の電位差 $V_{gh}-V_{dbk2}$ が大きく、書込み条件の厳しい第2書込み期間において、TFTの高い書込み能力を確保するため、第2書込み期間に正極性に選択して黒書込み特性の改善を図った。

## 【0035】

また、図1に示すように第2書込み期間におけるプリチャージ時間を調整して、走査の選択期間とを合せた有効な選択時間を、第1書込み期間の有効な選択時間とほぼ等しくすることも可能で、この場合には第2書込み期間の電圧書込み特性が大幅に改善できる。

## 【0036】

ここで、正極性書込み、すなわち第2書込み期間の選択時間を、負極性書込みすなわち第1書込み期間の $1/2$ 、言い換えればゲートドライバのシフトクロック周波数を2倍に上げているが、全ての表示領域において、負極性表示の開始から、次のプリセット書込みまでの期間の正極性表示と負極性表示期間を等しくすることができるため、画面全体をほぼ同時にプリセット書込みする本実施例において、フレーム内交流駆動を実現することができる。フレーム内交流駆動の実現により、高速の動画像の場合でも、直流成分が画素内に蓄積されることがなく、残像や尾引きの無い動画像を表示することができる。

## 【0037】

照明を点灯させて画像を表示する保持期間は、全ての回路動作を停止させて一定電位とした。これにより、配線と画素との容量性の結合に起因するクロストーク



クを完全に排除することができた。従来の液晶表示装置において、内部を塗りつぶした四角形を表示すると縦方向に縦スミアと呼ばれるクロストークが発生する場合があります、これを抑制するために、行毎、あるいは画素毎の反転駆動が多く用いられていた。本実施例では、これら行単位の反転駆動を不要にできたことにより、高速の書込みを達成できた。

## 【0038】

本実施例の保持期間の共通電極電位 $V_{com}$ とドレインドライバの出力電圧 $V_d$ をほぼ等しい電圧に設定した。全ての回路動作を停止させて一定電位とすることにより、縦スミアは完全に抑制できるが、正極性書込み時の列配線電位と保持期間の列配線電位の電位差に起因する電圧が、保持期間において画素電位に重畳される。この電圧は表示画像のパターンに拠らないため縦スミアにはならないが、画素の液晶への印加電圧が変化する。この場合、黒書込み電圧が変動するとコントラスト比の低下につながることから、本実施例では、黒表示に影響の出ないように、保持期間の共通電極電位 $V_{com}$ とドレインドライバの出力電圧 $V_d$ をほぼ等しい電圧に設定した。

## 【0039】

図6により、本実施例の液晶応答に対する効果について白表示から黒表示に変化した場合を例に説明する。図6は2フレーム分の最上段、中段、最下段における画素電圧 $V_{s1}$ 、 $V_{sn}$ 、 $V_{s2n}$ と、それぞれの液晶応答を輝度を縦軸にした時の $T_1$ 、 $T_n$ 、 $T_{2n}$ を示す。この図で、破線はプリセットが無い場合の特性を、実線はプリセットがある場合の特性を示す。この図から、明らかなように最上段はプリセットの有無にほとんど影響されないが、中段以降ではプリセットが無い場合には、応答遅れによるコントラストの低下が懸念される。

## 【0040】

本実施例において、照明装置として高速のオンオフ動作が可能なLEDアレイを用いた、LEDのオンオフ動作はいずれも1ミリ秒以下の応答性能を有することから、照明制御信号 $L_{cnt117}$ とほぼ等しい照明時間を実現できる。これにより、人間の目に動画の画質劣化を検知できない1/4フレームの点灯デューティ以外の液晶の表示状態を完全に非可視化することができた。すなわち、次のフレー

ムにおける液晶の表示応答、特にコントラスト性能への影響の大きい黒から白への表示の変化が開始する前に照明装置をオフ状態とすることが可能で、次フレームの表示状態によるコントラストの低下を防止できる。一方、自フレームの表示変化については、本発明により、フレームの開始時にプリセット書込みにより全画面に黒書込みが行われることから、コントラストが最大と成る表示を実現できる。本実施例においては、十分な高速応答性を有し、かつ、入手しやすいLEDアレイを照明装置として用いたが、高速応答性を有するいかなる照明装置も使用可能である。

#### 【0041】

図7に本実施例の表示装置としてのシステム構成を示す。更に、図8にはこのシステムのメモリコントロールを中心としたシーケンスを示す。従来のシステム構成に比較して、異なる点は、フレーム内交流を実現するため、2フレーム分の画像メモリを有し、交代バッファ形式の動作により、画像データを液晶パネルに転送する。この時、1フレームの中の前半に対して、後半のゲートドライバ用クロックの周波数を2倍にあげていることが特徴である。

#### 【0042】

本実施例に拠れば、照明装置の間欠点灯し、フレームの最初に画面全体をプリセット駆動する液晶表示装置において、フレーム内交流駆動を、共通電極の交流化による低電圧駆動において実現するとともに、縦スミアや動画残像の発生しない高品位の液晶表示を実現することができた。

#### 【0043】

##### (実施例2)

本発明の第2の実施例を図9により説明する。本実施例は本発明の第1の実施例と同様にノーマリブラックのインプレーンスイッチングモードに適用した例であるが、放送用画像データや蓄積型の動画像データに一般的に用いられているインターレース駆動に好適で、かつ、画像の精細度を高く保つ表示駆動方式および表示装置を提供するものである。図9は本実施例の主要部を示す駆動シーケンスである。基本的な駆動シーケンスは第1の実施例と同様であるが、インターレースデータに対応して画像データの液晶表示装置への伝送方法と、これに応じたパ

ネルの駆動方法が異なる。

【 0 0 4 4 】

インターレース駆動仕様の基づいて構成されるディスプレイ用画像データは、奇数ラインの画像データから成る奇数フィールドと、偶数ラインの画像データから成る偶数フィールドから構成される。これらのインターレース画像データを液晶ディスプレイを始めとするノンインターレース駆動型のディスプレイに適用する場合、通常図 9 に示すように、2 ラインずつ同じデータを表示する 2 ライン同時駆動法が多く用いられる。この場合、2 ライン同時駆動により 1 フィールドの画像データを 1 フレームの画像データに変換したことに相当する。2 ライン駆動法を用いた表示装置では、奇数フレームと偶数フレームで選択する行の組合わせを図 9 に示すように元の画像データの行情報に基づいて変えることにより、ケルファクタを考慮して全行数の 7 0 % の精細度の表示が可能と成る。例えば、7 6 8 行構成の液晶表示装置に、2 ライン同時駆動とフレーム毎に選択行の組合わせを変える駆動方式を採用することで、5 3 0 行以上の画像精細度が得られることから、現行の商業放送相当以上の精細度を実現できる。

【 0 0 4 5 】

従来の 2 ライン同時駆動方法と本実施例との違いは、本実施例がフレーム内交流駆動を基本としていることから、フレーム内で液晶の交流化が完結している。このため本実施例では、いかなる変化のある動画像においても、直流成分が液晶に重畳されることが無く、画像処理などの工夫をせずに残像や焼き付き現象を防止することができる。

【 0 0 4 6 】

(実施例 3)

本発明の第 3 の実施例を図 1 0、図 1 1、図 2 7 および図 2 8 から図 3 4 により説明する。本実施例は本発明の第 1 の実施例と同様にノーマリブラックのインプレーンスイッチングモードに適用した例であり、動画像の明るさの制御が可能で、かつ縦スミアなどのクロストークの発生を抑制した液晶表示装置を提供するものであるが、同一基板上に共通配線や共通電極を設けることが可能な表示モードや、対向基板上に共通配線や共通電極を設ける表示モードでも対向基板上に共

通配線を個別に制御できる回路を設けた表示モードに適用できる。図 1 0 は本実施例の液晶表示装置の表示部の等価回路、図 1 1 は本実施例の駆動シーケンス、図 2 7 及び図 2 8 は本実施例の画素の等価回路およびそのレイアウトの一例、図 2 9 は本実施例による表示性能をさらに向上する方法を説明するための 1 画素の等価回路、図 3 0 から図 3 4 は図 2 9 の考察をもとに改良した本実施例の画素のレイアウトのいくつかの例を示す。

## 【 0 0 4 7 】

図 1 0 ( a ) 及び ( b ) に本実施例の液晶表示装置の内、表示部の等価回路図を示す。いずれの図も基本構成は本発明の第 1 の実施例と同様であるが、各画素を 2 つのアクティブ素子により構成し、第 1 のアクティブ素子のドレイン端子は従来と同様に列配線を経由してデータドライバの出力に接続したが、第 2 のアクティブ素子のドレイン端子を、共通配線に接続するとともに、第 2 のアクティブ素子のソース端子を液晶に電圧を印加する時の基準電位となる共通電極に接続した点が特徴である。図 1 0 ( a ) と図 1 0 ( b ) の違いは、第 2 のアクティブ素子のゲート端子の接続先の違いで、図 1 0 ( a ) では第 1 のアクティブ素子と共通の行配線に接続し、図 1 0 ( b ) では次の行の行配線と接続した。図 1 0 ( a ) では第 2 のアクティブ素子のゲート端子を第 1 のアクティブ素子と共通の行配線に接続しているため、画素への書込みが終了して保持期間に移行すると同時に、画素電極のみならず共通電極も固定電位との間が高抵抗状態となる。図 1 0 ( a ) では、第 1 および第 2 のアクティブ素子のゲート端子を同一の行配線に接続するため、画素を構成する行数とアクティブ素子を制御する行配線の数等を等しくすることができる。図 1 0 ( b ) 場合には次の行の行配線と接続したため、表示装置としては画素を構成する行数よりも行配線の数を行追加する必要があるが、画素への電圧書込みが十分安定した後に、共通電極と共通電極の固定電位との間を高抵抗状態とすることが可能であり、より一層の安定に画素電位を書込んだ後に保持期間に移行することができる。保持期間の共通電極を高抵抗状態にすることにより、液晶に電圧を印加する画素電極と共通電極が若干の寄生容量を除いて独立することから、画像に応じた電圧が印加される列電極による画素電極へのクロストークが大幅に抑制され、第 1 の実施例では照明装置の点灯による可視化がで

きなかった第2書込み期間においても、さらには、動画性能を必要としない静止画では、第1書込み期間においても多少の輝度傾斜を許容すれば点灯し、可視化することができる。

#### 【0048】

図11は本実施例による駆動シーケンスである。第1の実施例とほぼ同様であるが、照明制御信号Lcntを第2書込み期間の開始にほぼ同期させて印加している点が異なる。これにより、照明装置の点灯期間が第1の実施例の2倍の期間とすることが可能となり、同じ輝度を有する照明装置を用いても2倍の平均輝度を達成することができる。ただし、動画の性能として検知限に達するのはやや遅い動画像に限られてくるため、使用者が好み、あるいは画像の種類により設定できるスイッチを設けるなどの処置により使い分けることが好ましい。

#### 【0049】

図27および図28に本実施例に好適な画素構造を示す。このうち、図27(a)は図10(a)の本実施例の表示装置の1画素の等価回路を示し、図27(b)はその画素のレイアウト図を示す。図27(b)において、図示していない照明装置による照射光は、液晶に電圧を印加するための画素電極210と共通電極204の間に充填された液晶の電気光学特性と図示していない外部にクロスにコルの関係に配置された偏光板により透過率が制御され、液晶表示装置全体として画像として可視化される。液晶はこの時、画素電極210と共通電極204間の容量素子208として作用すると共に、外部からの静電気力の影響を受けて電気光学特性、すなわち透過率が変化する。シールド電極621はデータドライバの電圧出力を各画素のアクティブ素子に伝える列配線202の電圧変動による液晶に対する静電的なノイズ（通称電氣的クロストークとも呼ぶ）を、表示画像に依らない電位の共通配線電位により電氣的に遮蔽するもので、好ましくは図27(b)に示すように、ほぼ完全に列電極を覆うことが遮蔽性能および開口率の点から好ましいが、プロセスの制約により多層化できない場合は、列配線202と画素電極210の間に配置しても同様の効果が得られる。図28(a)は図10(b)の本実施例の表示装置の1画素の等価回路を示し、図28(b)はその画素のレイアウト図を示す。本実施例は、第2のアクティブ素子203A次段

の行配線 $V_{gn+1}$ により制御することにより、画素電位を安定に書込める効果を追加したもので、これ以外については図27.(b)とまったく同様の効果が得られる。

#### 【0050】

本実施例に拠れば、2つのアクティブ素子により表示に関与する全ての電極を書込み時は書込み能力の高い低抵抗状態に、保持状態においては高抵抗状態かつ静電的な遮蔽に優れる小寄生容量接続とすることが可能で、シールド電極の効果も加え、クロストークを大幅に抑制した良好な表示を実現できる。さらに、本実施例を第1及び第2の実施例と組み合わせることにより、表示デューティの高い明るい動画表示を実現することができる。

#### 【0051】

本実施例は動画表示における高デューティ化を目指したものであるが、通常の静止画表示においても共通配線の交流化によるデータドライバの低電圧化、及び表示装置全体の低電圧化にも有効である。

#### 【0052】

本実施例によりクロストークの発生を大幅に抑制することが可能であるが、更に画質を向上することを目的に、クロストークについて定量的に解析する。図29は1画素の寄生容量を含む詳細な等価回路図である。この図において、列電極202Aおよび202Bからのクロストークは保持状態において発生する。この時、2つのアクティブ素子203Aおよび203Bは高抵抗状態として作用するため、参考として破線で示した。2列の列電極202Aおよび202Bのデータドライバ出力 $V_{d1}$ と $V_{d2}$ によるクロストークについて解析する。液晶容量208と保持容量205を代表して画素容量 $C_{lc}$ と称す。この画素容量 $C_{lc}$ の両端の電極である画素電極210と共通電極204に対して、 $V_{d1}$ に関連する列電極202Aとの寄生容量 $C_{ds1}$ 及び $C_{dc1}$ 、 $V_{d2}$ に関連する列電極202Bとの寄生容量 $C_{ds2}$ 及び $C_{dc2}$ がそれぞれ接続され、共通配線 $V_{com}$ と共通電極204との間で第2のアクティブ素子の寄生容量 $C_{ccm626}$ が接続されている。アクティブ素子203Aの寄生容量もアクティブ素子203Bとほぼ同じ大きさで存在するが、通常、配線間の寄生容量 $C_{ds1}$ に比較して無視できる程度に小さいため、寄生容量 $C_{ds1}$ に含めて

考えることとする。

【0053】

共通配線の電位を基準電位とし、各容量の両端電圧を以下のように決める。第2のアクティブ素子203Bの寄生容量626の両端電圧を $V_{ccm}$ 、配線／電極間寄生容量624の両端電圧を $V_{dc2}$ 、以下同様に、寄生容量625の両端電圧を $V_{dc2}$ 、寄生容量622の両端電圧を $V_{ds1}$ 、寄生容量623の両端電圧を $V_{dc1}$ 、画素容量208および205の両端電圧を $V_{lc}$ とする。この時、共通電極204の電位と画素電極の電位について考えると、

【0054】

【数1】

$$V_{ccm} = V_{d1} + V_{dc2} = V_{d2} + V_{dc2} \quad (\text{数式1})$$

【0055】

【数2】

$$V_{ccm} + V_{lc} = V_{d1} + V_{ds1} = V_{d2} + V_{ds2} \quad (\text{数式2})$$

である。また、画素電極210と共通電極204にアクティブ素子203Aおよび203Bにより充電された電荷をそれぞれ $Q1$ と $Q2$ とすると、

【0056】

【数3】

$$Q1 = C_{ds1} \times V_{ds1} + C_{ds2} \times V_{ds2} + C_{lc} \times V_{lc} \quad (\text{数式3})$$

【0057】

【数4】

$$Q2 = C_{dc1} \times V_{dc1} + C_{dc2} \times V_{dc2} + C_{ccm} \times V_{ccm} - C_{lc} \times V_{lc} \quad (\text{数式4})$$

列配線の電圧変動をそれぞれ $\Delta V_{d1}$ と $\Delta V_{d2}$ とすると、各電極での電荷の変動量 $\Delta Q1$ および $\Delta Q2$ について（数式1）から（数式4）により求めると、

【0058】

【数5】

$$\begin{aligned} \Delta Q1 = & -C_{ds1} \times \Delta V_{d1} - C_{ds2} \times \Delta V_{d2} + (C_{ds1} + C_{ds2} + C_{lc}) \times \Delta V_{lc} \\ & + (C_{ds1} + C_{ds2}) \times \Delta V_{ccm} \end{aligned} \quad (\text{数式5})$$

【0059】

【数 6】

$$\Delta Q2 = -C_{dc1} \times \Delta V_{d1} - C_{dc2} \times \Delta V_{d2} - C_{lc} \times \Delta V_{lc} + C_{ccm} \times \Delta V_{ccm} \quad (\text{数式 6})$$

ここで、電荷保存則により、 $\Delta Q1 = \Delta Q2 = 0$  であるから、(数式 5) と (数式 6) より画素容量の両端電圧の変動量  $\Delta V_{lc}$  について求めると、

【0 0 6 0】

【数 7】

$$\Delta V_{lc} = \frac{1}{2 \times C_{lc} + C_{ds1} + C_{ds2} + (C_{ccm} - C_{ds1} - C_{ds2}) \times \Delta V_{ccm}} ((C_{ds1} - C_{dc1}) \times \Delta V_{d1} + (C_{ds2} - C_{dc2}) \times \Delta V_{d2}) \quad (\text{数式 7})$$

【0 0 6 1】

ここで、画素容量の両端電圧の変化をなくすためには  $\Delta V_{lc} = 0$  であるから、

【0 0 6 2】

【数 8】

$$\Delta V_{ccm} = \frac{-1}{C_{cm} - C_{ds1} - C_{ds2}} ((C_{ds1} - C_{dc1}) \times \Delta V_{d1} + (C_{ds2} - C_{dc2}) \times \Delta V_{d2}) \quad (\text{数式 8})$$

【0 0 6 3】

(数式 8) が常に成立するためには、

【0 0 6 4】

【数 9】

$$C_{ds1} \equiv C_{dc1} \quad \text{かつ} \quad C_{ds2} \equiv C_{dc2} \quad (\text{数式 9})$$

が条件となる。

【0 0 6 5】

構造的には、各画素に隣接する左右の列配線と各画素の画素電極間の容量と、各列配線と各画素の共通電極間の容量を等しくすることにより達成される。各列配線に対する 2 つの寄生容量を等しくするには、列配線との距離を等しくすると



ともに、列配線に対向する配線の長さ、すなわち対向長を等しくすることにより、達成される。この他にも、容量計算により、(数式9)の寄生容量を等しく設計する方法も有効である。

## 【0066】

図30から図34に(数式9)を実現する画素構造例を示す。

## 【0067】

図30は、図28の基本構成をベースに画素の中央部分で画素電極210と共通電極204の配置を左右と中央の関係を入れ替えた実施例である。これにより、列配線202から見た寄生容量は画素電極間、共通電極間共にほぼ等しくなることから、(数式9)により、列電極にいかなる電圧変動が発生しても画素電極と共通電極間の電位差、すなわち、画素部の液晶に印加される電圧は変動しない。

## 【0068】

図31は画素中央部に画素電極と共通電極のオーバーラップ部を設け、このオーバーラップ部を保持容量205としたものである。さらに、2つのアクティブ素子203Aおよび203Bも画素の行方向の中央部に配置し、左右両側の列電極による静電的なクロストークを最小限に抑制している。また、書込み時の共通線の電圧歪を抑制するため、各共通配線209をシールド電極621で列方向に接続し、メッシュ構造としている。これにより、電圧書込み時の充電電流を隣接あるいはさらに離れた共通配線に分散することが可能となり、書込み時の電圧変動を抑制し、より高画質な表示が可能となる。

## 【0069】

図32は基本構成は図31の実施例と同様であるが、シールド電極を省略したことを特徴としている。シールド電極を省略することにより画素電極と共通電極間の面積で決定される画素の開口部を大きくすることが可能で、これにより明るい表示が可能となる。また、プロセスからシールド電極形成工程を省略できるため、量産性に優れた構造を実現できる。

## 【0070】

図33は共通配線を列方向に引き出した構成で、共通配線がシールド電極を兼

用した構成となっている。本実施例に拠れば、書込み時の充電電流を担う画素数が1画素ですむため、書込みによる共通配線の電圧歪の少ない高画質の表示を実現できる。

#### 【0071】

図34は画素を上下方向の2分割に加え、左右方向を3分割したものである。これまでの実施例から明らかなように、左右方向の分割数が奇数の場合には、本実施例に示すように、2つのアクティブ素子を同一の行配線により制御する構成にすることにより、スペース状の無駄の少ない高開口率な画素構造を実現できる。ただし、多少の開口率を犠牲にすれば別の行配線により制御することも可能である。

#### 【0072】

以上に述べた本実施例に拠れば、液晶への電圧書込み期間には第1および第2のアクティブ素子を導通状態とし、保持期間においては高抵抗状態としたことと、列配線からの電圧のクロストークをほぼ完全に抑制する画素電極構造を実現したことにより、保持期間におけるクロストークのない、高画質な液晶表示装置を供給できる。

#### 【0073】

また、本実施例に拠れば、共通配線の交流化による表示装置全体の低電圧化と、本実施例を動画表示に適用したときには、フレーム毎またはサブフレーム毎の交流化のみでも、列電極上の電圧が変動している状態でもクロストークが発生しないことから、書込み期間まで駆動デューティを大幅に増大させることが可能で、これにより明るい表示を実現できる。

#### 【0074】

##### (実施例4)

実施例4について図12から図17を用いて詳細に説明する。

#### 【0075】

本実施例は、照明装置を間欠点灯させて画像を可視化する液晶表示装置において、液晶の光学応答がもたらす輝度傾斜が発生した際にも、視認性を著しく損なうことのない表示方法を提供する。

## 【 0 0 7 6 】

図 1 2 は本実施例の液晶表示装置の一例を示したものである。画像源 1 0 1 と、フレームメモリ 1 0 3 とタイミングコントローラ 1 0 4 及びメモリ制御回路 1 0 5 を内蔵した表示コントローラ 1 0 2 と、液晶パネルと、液晶パネルの上半分の画素に画像データを与えるデータドライバ A, 1 0 7 A と、液晶パネルの下半分の画素に画像データを与えるデータドライバ B, 1 0 7 B と、ゲートドライバ 1 0 6 と、照明装置 1 0 8 を備えている。ただし、この構成に限定されるものではなく、フレームメモリを介さずに画像源から直接入力する例や、データドライバにメモリを内蔵する例も同様に用いることができる。

## 【 0 0 7 7 】

本実施例では、毎フレーム全画面白表示を行った場合を考える。まず、本実施例における表示方式の駆動シーケンスについて説明する。図 1 3 は本実施例における駆動シーケンスを示したものである。フレームの最初の僅かな期間でプリセット書込みをしている。ここでのプリセット書込みは、全画面に黒表示画像データを書込むことである。その後画面全面に白表示画像データ書込み走査をしている。白表示画像データ書込み走査後は、書込み動作を停止し、列配線 2 0 2 には黒表示画像データを与え、アクティブ素子 2 0 3 の寄生容量などを介したクロストークを低減している。照明装置は書込み動作が終了しているフレームの最後の 4 分の 1 の期間点灯している。

## 【 0 0 7 8 】

ここで、プリセット書込みでは、フレームの最初の僅かの期間で行う必要があるため、行の選択を複数の行で重ねることによって高速に走査している。また、保持期間での列電極に与える電位は、ここでは黒表示画像データとしたが、これに限定されるものではなくクロストークの最も少ない電位に固定してもよい。例えば、TN 表示モードの場合、中間調付近の輝度に至る液晶の応答遅延が最も顕著であり、この応答遅延によるクロストークも発生し易いので、保持期間に列電極に与える電位を中間調付近に設定することによりクロストークを大幅に抑制することが可能である。しかし第 1 の実施例でも述べたように第 1 書込みから、第 2 書込みにおいて、共通電極の電位を交流化する場合には、共通電極の電位変動

による電圧輝度特性が変化することから、その補正をする必要がある。本実施の例においては、画面の走査は、画面中央つまりデータドライバA、107Aによって画像データが書込まれる画面領域A、111Aの一番下である第n行及び、データドライバB、107Bによって画像データが書込まれる画面領域B、111Bの一番上である第n+1行から始まり、画面領域A、111Aの走査は上方向に、画面領域B、111Bの走査は下方向にそれぞれ同時に進む。最後に画面領域A、111Aの第1行、及び画面領域B、111Bの第2n行、つまりは画面の一番上と一番下の行の画像データの書込みをして走査の終了となる。

## 【0079】

通常の液晶表示装置の走査方法は、画面の上から下に1行ずつ選択し画像データを書込み、画面の全行の選択をもって1フレームとしている。本実施例における走査方法においては、2行同時に選択されるため、1行ずつ選択する走査方法に比べ、1つの行の選択期間が同じであれば、2分の1の時間で走査が終了する。つまり、本実施例の1フレームの時間と1行ずつ選択する走査方法の1フレームの時間を同じとすれば、本実施例における走査は、1フレームの半分の時間で終了することになる。もちろん、1行を選択する時間を短くすれば、1フレームの半分以下の時間の高速走査実現できる。

## 【0080】

次に、上記の駆動シーケンスを実現するための画像データの伝送方法を図12及び図14を用いて述べる。

## 【0081】

まず、図12において、画像源101からは画像データ及びタイミング信号が表示コントローラ102に送られる。表示コントローラ102に送られた画像データはタイミング信号に制御され、いったんフレームメモリ103に貯えられる。ここで、フレームメモリ103は1画面分以上の画像データを貯えることができるものとする。

## 【0082】

本実施例においては、画面上半分つまり画面領域A、111Aに表示すべき画像データはデータドライバA、107Aに、画面下半分つまり画面領域B、111B

に表示すべき画像データはデータドライバB, 107Bに伝送する必要がある。  
以下に画像データのデータドライバへの伝送方法を説明する。

## 【0083】

図14に示すように、画像源101から送られる画像データ $D(i, j)$ 115がメモリ内のアドレス $M(i, j)$ 112に書込まれたとする。ただし、 $(i, j)$ は表示部の画素位置 $P(i, j)$ 110に対応する。その後、各画素位置110に対応したメモリのアドレスから画像データが読み出され、タイミングコントローラ104に制御され各データドライバに送られる。

## 【0084】

本実施例においては、1フレームの画面は画面中央から上下方向に走査されるため、1フレームの最初の行選択期間において画像信号は、図14に示すメモリアドレスの第 $n$ 行のデータがデータドライバA, 107Aに送られ、第 $n+1$ 行のデータがデータドライバB, 107Bに送られる。ゲートドライバ106は表示部の第 $n$ 行、及び第 $n+1$ 行の画素内のアクティブ素子がオン状態となる電位を与え、データドライバA, 107Aに送られたデータはアナログ信号に変換されて表示部の第 $n$ 行の画素に供給され、データドライバB, 107Bに送られたデータはアナログ信号に変換されて表示部の第 $n+1$ 行の画素に供給される。その後ゲートドライバ106は表示部の第 $n$ 行及び第 $n+1$ 行の画素内のアクティブ素子がオフ状態となる電位を各行配線に与えて最初の行選択が完了する。

## 【0085】

次の行選択期間ではメモリ内の第 $n-1$ 行のアドレスに書込まれているデータがデータドライバA, 107Aに送られ、第 $n+2$ 行のアドレスに書込まれているデータがデータドライバB, 107Bに送られる。ゲートドライバ106は表示部の第 $n-1$ 行及び第 $n+2$ 行の画素内のアクティブ素子がオン状態となる電位を与え、データドライバA, 107Aに送られたデータはアナログ信号に変換されて、表示部の第 $n-1$ 行の画素に供給され、データドライバB, 107Bに送られたデータはアナログ信号に変換されて、表示部の第 $n+2$ 行の画素に供給される。その後ゲートドライバ106は表示部の第 $n-1$ 行及び $n+2$ 行の画素内のアクティブ素子203がオフ状態となる電位を各行配線201に与えて2番

目の行選択期間が終了する。

#### 【0086】

以下同様に、表示部の中央から上下方向に向かって走査され、最後にメモリアドレスの第1行のデータがデータドライバA、107Aに送られ、メモリアドレスの第2n行のデータがデータドライバB、107Bに送られ、ゲートドライバ106は表示部の第1行及び第2n行の画素内のアクティブ素子203をオン状態として、データドライバA、107Aに送られたデータはアナログ信号に変換されて表示部の第1行の画素に供給され、データドライバB、107Bに送られたデータはアナログ信号に変換され表示部の第2n行の画素に供給される。その後ゲートドライバ106は表示部の第1行及び第2n行の画素内のアクティブ素子203がオフ状態となる電位を各行配線201に与えて、画面の走査が完了する。以上、本実施例における駆動シーケンスの実現方法について詳細に説明した。

#### 【0087】

仮に図15に示すように画面の上半分と下半分を共に上から下に走査した場合、輝度の傾斜は図16のように画面の上半分と下半分の領域で急峻な輝度の変化を示すことになり、著しく視認性を損なうことになる。

#### 【0088】

本実施例に従い、画面の中央から上下方向に向かって走査し、走査終了後に照明装置108を点灯させて表示すれば、図17に示すように、輝度の分布を画面中央領域で最大にし、液晶の光学応答により輝度が低下した場合でも、輝度が低下する領域を画面の上下端にすることができるので視認性を著しく損なうことはない。また、照明装置の間欠点灯による表示をしているため、ぼやけの少ない動画を表示する液晶表示装置を得ることができる。

#### 【0089】

##### (実施例5)

次に実施例5について図18から図20を用いて説明する。本実施例は実施例4と同様に、画像データ書込み走査を画面のほぼ中央から、上下両方向に向かわせるので、照明装置を間欠点灯させて画像を可視化させる液晶表示装置において

、液晶の光学応答がもたらす輝度傾斜が発生した場合においても、視認性を著しく損ねることのない表示方式を提供するとともに、本実施例ではデータドライバを一つにできるため、製造コストの低減、及び狭額縁化を図ることができる。

#### 【0090】

本実施例における液晶表示装置の構成例を図18に示した。画像源101と、フレームメモリ103とタイミングコントローラ104及びメモリ制御回路105を内蔵した表示コントローラ102と、液晶パネルと、液晶パネルの画素に画像データを与えるドレインドライバ107と、ゲートドライバ106と、照明装置108を備えている。

#### 【0091】

本実施例は列毎反転駆動を採用した駆動方法を述べる。図19は本実施例における駆動シーケンスである。最初に画面のほぼ中央である $n$ 行を選択しその後上下交互に選択していく走査方法をとることを特徴としている。また、本実施例では、最初に選択される行を除いては1行の選択期間の前半2分の1期間はその前に選択される行の選択期間の後半2分の1期間に重なっており、最後に選択される行を除いては後半2分の1期間は次に選択される行の選択期間の前半2分の1期間に重なっている。実施例1で述べたプリチャージ駆動を本実施例にも適用している。

#### 【0092】

本実施例に適用したプリチャージを用いた駆動シーケンスについて図19に対応させて以下詳細に説明する。まず、プリセット書込み期間においては、実施例4と同様に画面全面に黒電圧を書き込んでいる。画像データの書込み期間においては、第 $n$ 行から書込みを開始し、第 $n+1$ 行、第 $n-1$ 行、第 $n+2$ 行、第 $n-2$ 行の順に上下交互に書込みを行っており、第 $2n$ 行の書込みをもって画像データ書込み走査を終了する。その後保持期間においては、列電極に与える電位を黒表示電位とし、アクティブ素子などを介したクロストークを低減している。ただし、保持期間に列電極に与える電位を黒表示電位としたが、これに限定されるものではなく、最もクロストークの少ない電位としてもよい。照明装置はフレームの最後の $1/4$ 期間に点灯させ画像を可視化している。画像データの伝送方法は実

施例 4 で示したように画像源から送られた画像データをフレームメモリに貯え、ある行に書込むべきデータをその行の画像データが格納されているメモリのアドレスから読み出してデータドライバに転送し、その行の選択期間の後半 2 分の 1 期間にデータドライバから列電極に出力すればよい。

## 【 0 0 9 3 】

図 1 9 に示す本実施例の駆動シーケンスにおいて、画像データの極性についてある奇数列に注目して考える。最初第  $n$  行に正極性の画像データを書込んだとすると、次に選択される第  $n + 1$  行の選択期間の前半 2 分の 1 期間には第  $n$  行の表示に寄与する正極性の画像データが第  $n + 1$  行の画素に書込まれる。その後、第  $n + 1$  行の選択期間の後半 2 分の 1 期間には、第  $n + 1$  行の画素の表示に寄与する正極性の画像データが書込まれる。同様に、次に選択される第  $n - 1$  行の選択期間の前半 2 分の 1 期間には第  $n + 1$  行の表示に寄与する正極性の画像データが書込まれ、その後第  $n - 1$  行の選択期間の後半 2 分の 1 期間には第  $n - 1$  行の表示に寄与する正極性の画像データが書込まれる。以下同様にある奇数列の画素には選択期間の前半 2 分の 1 期間で、一つ前に選択される行の画像データにより同極性の電圧をあらかじめ画素に充電できるので、選択期間の後半 2 分の 1 で表示に寄与する画像データを書込み易くすることができる。一方、偶数列に関しては奇数列の画像データの極性を反転し、負極性の画像データを書込んでいる事を除いては同じ原理で表示に寄与する画像データを書込み易くできる。

## 【 0 0 9 4 】

プリチャージを用いずに 1 行ずつ選択する例ももちろん可能であり、行選択を上下交互に行う駆動方式の実施例の一つとして考えられる。液晶表示装置の用途によって高速な書込みが必要な場合には選択期間を重ねることによってプリチャージを行えば良い。

## 【 0 0 9 5 】

本実施例では選択期間を 2 分の 1 期間重ね 2 行を同時に選択したが、一つ前に選択される行の選択期間の後半 2 / 3 期間重ねて、3 行同時に選択するなどとしてもよい。特にプリセット書込み期間においては、短い期間で走査をしなくてはならないため、さらに重なっている期間を長くしている。



## 【0096】

本実施例のように、画面のほぼ中央から上下交互に行を選択することにより、データドライバ1個でも上下両方向の走査が可能であり、液晶の光学応答による輝度傾斜が発生した際でも視線が最も集中し易い画面の中央領域の輝度を低下させることなく良好な動画像表示をすることができる。また、選択期間の半分を一つ前に選択される行の選択期間に重ねることによって、表示に寄与する画像データの書込みを実質選択期間の2分の1の期間で行えるため、データドライバを2つ使用し2行同時に選択する例と同等の高速書込みが行える。

## 【0097】

## (実施例6)

次に実施例6について図21及び図22を用いて説明する。

## 【0098】

表示部の開口率を向上させる技術として、液晶の保持容量205の基準電位電極を用いずに、画像データの書込みを終了した行の行配線201の非選択期間電位を保持容量205の基準電位として用いる方法がある。この方法を用いると、保持容量205の基準電位電極が必要でない分、透過する光を遮断する部分が減るので開口率を向上させることができる。

## 【0099】

実施例4及び5における走査方法では、画面中央を境に走査方向が反対向きになるので、画像データの書込みを終了した行の行配線201の非選択期間電位を保持容量205の基準電位として用いるためには、パネル内の画素の等価回路は図21のようになる。画面中央を境として上側の画面領域と下側の画面領域のそれぞれの中で、ある行の基準電位は、一つ前に選択された行の行配線201の非選択期間電位を用いる構造となっており、画面中央を境に上下反対向きになり、境界である画面中央には、常に行配線201の非選択期間の電位を供給する保持容量基準電位電極206が設けられた構造となる。

## 【0100】

図22は本実施例におけるツイストネマティック方式の場合の画素構造例である。行配線201の電位によってそのオンオフが制御されるアクティブ素子203

と画素に画像データを供給する列配線 2 0 2 と、液晶に電圧を与え透過してきた光を外部に取り出す透明電極 2 0 7 と、図示していないが対向側には液晶に与える電圧の基準電位を供給する透明電極が備えられており、境界をなす画素以外の画素は各画面領域において一つ前に選択される行の行配線 2 0 1 と保持容量 205 を形成しており、境界をなす画素は境界に設けられた保持容量基準電位電極 206 と保持容量 2 0 5 を形成している。

## 【 0 1 0 1 】

保持容量の基準電位を決定する電極 2 0 6 には、境界をなす画素との容量が形成されているので他の行配線 2 0 1 の 2 倍の負荷がかかることとなり、信号遅延が心配されるが、境界をなす画素には、その他の画素の横方向にある列配線 202 がないため、その分負荷が軽減されており、信号遅延は低減することができる。また、基準電位電極は他の行配線 2 0 1 と同じ配線幅であり、境界をなす画素と他の画素での遮光部分は同じになるため、境界における不連続性はなく表示不良は起こらない。

## 【 0 1 0 2 】

## (実施例 7)

次に、実施例 7 について図 2 3 を用いて説明する。

## 【 0 1 0 3 】

実施例 4 から 6 においては、常に照明装置 1 0 8 を間欠点灯していたが、照明装置 1 0 8 を間欠点灯するのは動画質のぼやけを軽減するためであり、静止画の表示時には照明装置 1 0 8 を間欠点灯する必要性はない。そこで本実施例では、照明装置 1 0 8 の点灯タイミングを動画と静止画で切り分けるための切替えスイッチを設けたことを特徴とする。

## 【 0 1 0 4 】

図 2 3 は本実施例における表示コントローラ 1 0 2 の構成を示したものである。実施例 4 及び 5 で示した構成と比べて、動画と静止画を判別するために 1 画面分の画像データを蓄積できるフレームメモリ 1 0 3 が 2 つになったことと、動画・静止画判別回路を備えたことが異なっている。表示パネルは実施例 4, 5 及び 7 のいずれかを用いるものとする。表示コントローラ 1 0 2 内にはフレームメモ

りA、103AとフレームメモリB、103Bを備えており、画像源101から送られてきた画像データはまずフレームメモリA、103Aに貯えられ、その後フレームメモリB、103Bに移される。その時、次の画像データはフレームメモリA、103Aに貯えられる。動画・静止画判別回路は、フレームメモリA、103AとフレームメモリB、103Bの画面内で同じ画素に書込まれる画像データが蓄積されているメモリアドレスを比較して、画像データが同じであれば静止画、異なっていれば動画と判別することができる。

## 【0105】

動画・静止画判別回路によって動画と静止画で照明装置108の点灯タイミングを変化させることによって、動画はぼやけの少ない画像を表示でき、静止画では画面内で輝度が均一な画像が表示できる。

## 【0106】

しかしここで、フレームメモリA、103AとフレームメモリB、103Bの同じ画素に書込まれる画像データが一つでも異なっていれば動画と判断すると、例えばパソコンのモニタとして使用した時に、文章作成時など通常静止画面上で作業をする際、マウスが動いただけでも照明装置の点灯タイミングが変わり、画面の輝度が変化してしまう。

## 【0107】

そこで、動画と静止画の判別についてはある種の仕様を設けるものとする。例えば、現画像と次のフレームの画像が画面の30%以上異なっていれば動画表示と判断し、30%未満だったら静止画と判断する。こうすれば、通常静止画面で作業をする場合に動画表示用の照明装置の点灯期間になることはない。さらに30%未満の狭い領域で動画を表示する際には動画のぼやけは顕著には検知されず、照明装置を間欠点灯する必要はないと考えられる。もちろんここで用いた30%という数字は各使用用途により異なり、限定されるものではない。

## 【0108】

あるいは、動画と静止画表示をソフト的に切替える手法も考えられる。つまり、パソコンでモニタとして使用する際には、動画表示ソフトを立ち上げた場合に照明装置が間欠点灯するようにすればよい。

## 【0109】

本実施例のように動画と静止画で照明装置の点灯タイミングを切り分ける場合、照明装置の出射輝度が常に一定だと、動画と静止画の切替わり時に画面の輝度に変化し、テレビ画面のように動画と静止画が頻繁に切替わるような場合は画面がちらついてしまう。そこで、動画と静止画で画面の平均輝度が変わらないように、照明装置のランプの管電流を調整するように構成することもできる。

## 【0110】

## (実施例8)

実施例8について図24及び図25を用いて詳細に説明する。本実施例は照明装置を間欠点灯して画像を可視可させる液晶表示装置において必須の、画像データ高速書込みの手法を提案し、かつ液晶の光学応答に伴う輝度傾斜が発生した際にも著しく視認性を損なわない走査方法を手供する。

## 【0111】

本実施例は走査方向が画面中央から上下両方向で2行同時に画像データの書込みを行う駆動方法を用い、かつ走査方向が同じである領域において、プリチャージを用いる。本実施例の構成図を図24に示す。実施例4で用いた構成とほぼ同様な構成を用いることができ、表示コントローラ102内の論理回路構成を変更するだけでも実現することができる。

## 【0112】

図25は本実施例の表示シーケンスを示した図である。ここで、1選択期間を固定し、仮に1回の走査にほぼ1フレームの期間を用いる従来の液晶表示装置の書込み速度を1倍速書込みと呼ぶならば、本実施例においては上方向に走査される画面中央から上の領域の行と、下方向に走査される画面中央より下の領域の行を同時に選択しているので1回の走査は1フレームの半分の期間で終了することができる。つまり2倍速書込みが可能である。なおかつ本実施例ではプリチャージを用いているので画素の表示に寄与する画像データの書込みは選択期間の後半2分の1の期間であり、実質1画素の書込みは選択期間の半分となるので、1回の走査は1フレームの4分の1で終了することができる。つまり本実施例では4倍速の高速書込みが可能となる。例えば、実施例1で示したように配線容量400

ピコファラド、配線抵抗 3 キロオームの液晶表示パネルを用いた場合、充電時定数は 1.2 マイクロ秒であるが、768 ラインを持つ液晶表示装置の一般的な行選択期間である約 20 マイクロ秒の半分の 10 マイクロ秒は、十分な書込みを行うための 4  $\tau$  から 8  $\tau$  よりも大きいため、プリチャージを用いて実質上の選択期間を半分とした際でも、良好な書込み特性を得ることができる。

#### 【0113】

さて、図 25 には画面全面を白表示するシーケンスを示した。第 1 書込み期間で全面素に正極性の白画像データを書込み、第 1 保持期間においては走査を停止し、列配線は黒画像データ電位に固定した。第 2 書込み期間においては負極性の白画像データを全面素に書込み、第 2 保持期間において走査を停止し列配線には黒画像データ電位に固定してクロストークによる液晶にかかる電圧の変動を抑えた上で照明装置を点灯し、画像を可視化した。

#### 【0114】

本実施例では第 1 書込み期間に正極性の画像データを書込み、第 2 書込み期間において第 1 書込み期間と逆極性の同じ画像データを書込むことにより、全面素での 1 フレーム内に液晶にかかる電圧の交流化を実現した。さらに 1 回の走査を 4 分の 1 フレームで終了することができるので、走査期間の中で最も後に走査される行においてさえ、書込みが行われてから照明装置が点灯するまで 2 分の 1 フレームの期間があるので 2 分の 1 フレーム内で光学応答が完了する液晶を用いれば、液晶の光学応答にともなう輝度傾斜は現れない、仮に液晶の応答が 2 分の 1 フレーム以上の期間を要する場合でも、書込みが行われてから照明装置が点灯するまでの期間が短い行ほど画面の上下端に寄っているので、著しい視認性の低下を防ぐことができる。

#### 【0115】

##### 【発明の効果】

本発明によれば、照明装置の間欠点灯とプリセット電圧印加を組合わせた液晶表示装置において、残像やフリッカ、さらにはクロストークの発生、および、ボヤケの無い動画像表示、さらには高精細動画表示が可能な液晶表示装置を提供できる。

【 0 1 1 6 】

本発明によれば、照明装置の間欠点灯を用いた液晶表示装置において、画面内の最も視点の集まり易い中央領域ほど輝度が高く、走査境界における輝度差の無い液晶表示装置を提供できる。

【図面の簡単な説明】

【図 1】

本発明の実施例 1 における駆動シーケンスである。

【図 2 (a)】

従来方式の走査方法を示す図である。

【図 2 (b)】

従来方式の走査方法を示す図である。

【図 3】

従来方式の液晶表示装置の等価回路図である。

【図 4 (a)】

従来の交流化の駆動方法を示す図である。

【図 4 (b)】

従来の交流化の駆動方法を示す図である。

【図 4 (c)】

従来の交流化の駆動方法を示す図である。

【図 4 (d)】

従来の交流化の駆動方法を示す図である。

【図 5】

本発明の実施例 1 における液晶表示装置の等価回路図である。

【図 6】

本発明の実施例 1 における効果を示す図である。

【図 7】

本発明の実施例 1 におけるシステム構成図である。

【図 8】

本発明の実施例 1 におけるフレームメモリ部のシーケンスを示す図である。

【図 9】

本発明の実施例 2 における駆動シーケンスである。

【図 1 0 ( a )】

本発明の実施例 3 における液晶表示装置の等価回路図である。

【図 1 0 ( b )】

本発明の実施例 3 における液晶表示装置の等価回路図である。

【図 1 1】

本発明の実施例 3 における他の液晶表示装置の等価回路図である。

【図 1 2】

本発明の実施例 4 における液晶表示装置の装置構成を示すブロック図である。

【図 1 3】

本発明の実施例 4 における駆動シーケンスを示す図である。

【図 1 4】

本発明の実施例 4 における、フレームメモリ内のアドレスとデータの関係を示した図である。

【図 1 5】

従来の上下分割駆動方法を表した説明図である。

【図 1 6】

従来の上下分割駆動方法における輝度分布を表した説明図である。

【図 1 7】

本発明の上下分割駆動方法における輝度分布を表した説明図である。

【図 1 8】

本発明の実施例 5 における液晶表示装置の装置構成を示すブロック図である。

【図 1 9】

本発明の実施例 5 におけるシーケンスを示す図である。

【図 2 0】

プリチャージの原理を示す説明図である。

【図 2 1】

本発明の実施例 6 における、等価回路を示す図である。

【図 2 2】

本発明の実施例 6 における、画素構造の一例を示す図である。

【図 2 3】

本発明の実施例 7 における、表示コントローラの構成を示すブロック図である。

【図 2 4】

本発明の実施例 8 における、構成図である。

【図 2 5】

本発明の実施例 8 における、駆動シーケンスを示す図である。

【図 2 6】

従来のプリセット動作方法における表示特性を表した説明図である。

【図 2 7 (a)】

本発明の実施例 3 における、画素の等価回路および画素のレイアウトの一例を示す図である。

【図 2 7 (b)】

本発明の実施例 3 における、画素の等価回路および画素のレイアウトの一例を示す図である。

【図 2 8 (a)】

本発明の実施例 3 における、画素の等価回路および画素のレイアウトの一例を示す図である。

【図 2 8 (b)】

本発明の実施例 3 における、画素の等価回路および画素のレイアウトの一例を示す図である。

【図 2 9】

本発明の実施例 3 における表示性能を説明するための画素の等価回路図である。

【図 3 0】

本発明の実施例 3 における、いくつかの画素のレイアウトを示す図である。

【図 3 1】



本発明の実施例 3 における、いくつかの画素のレイアウトを示す図である。

【図 3 2】

本発明の実施例 3 における、いくつかの画素のレイアウトを示す図である。

【図 3 3】

本発明の実施例 3 における、いくつかの画素のレイアウトを示す図である。

【図 3 4】

本発明の実施例 3 における、いくつかの画素のレイアウトを示す図である。

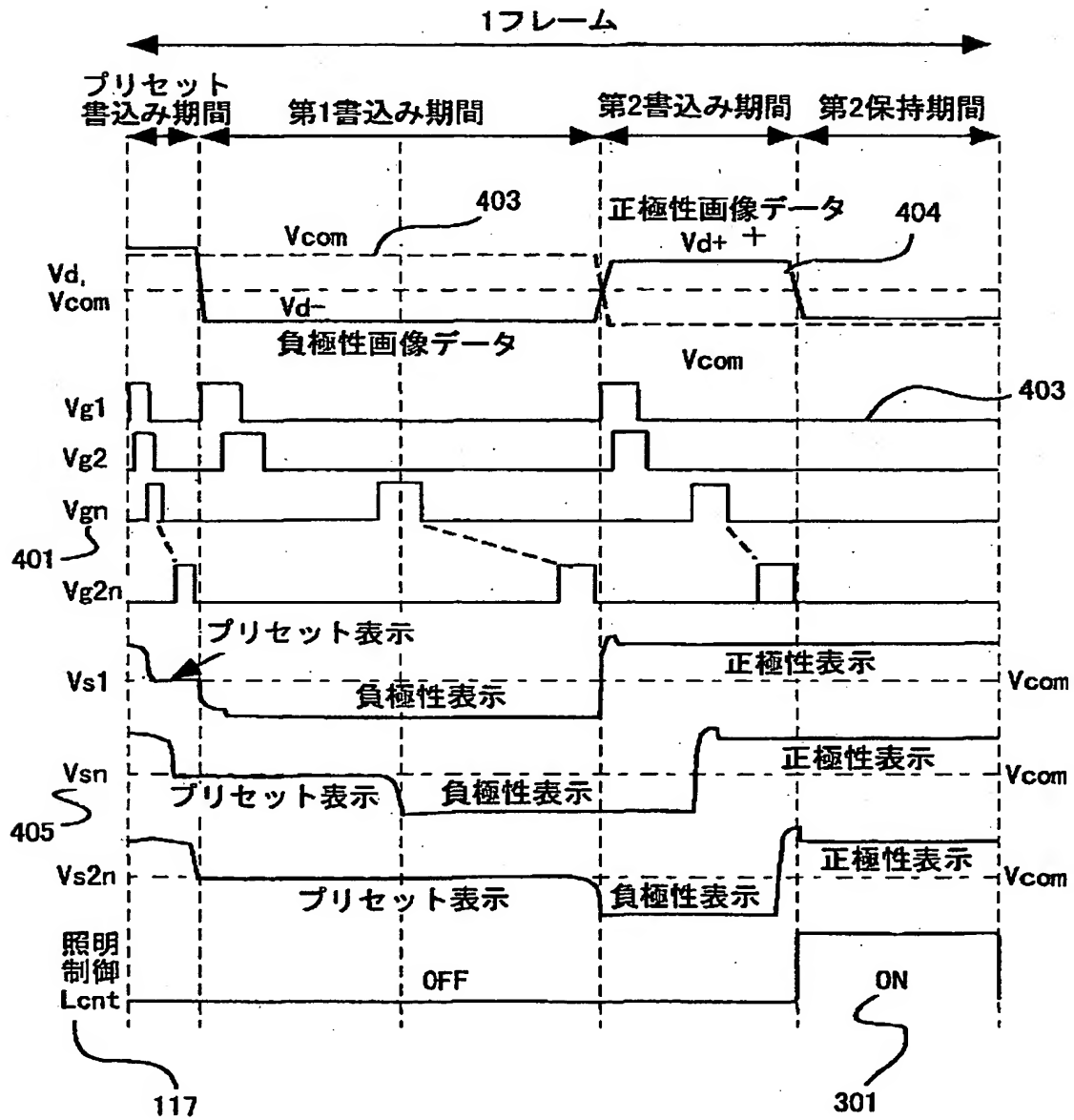
【符号の説明】

1 0 1 …画像源、1 0 2 …表示コントローラ、1 0 3 …フレームメモリ、104 …タイミングコントローラ、1 0 5 …メモリ制御回路、1 0 6 …ゲートドライバ、1 0 7 …ドレインドライバ、1 0 8 …照明装置、1 0 9 …画素の等価回路、1 0 9 A …アクティブ素子、1 0 9 B …液晶、1 0 9 C …保持容量、1 1 0 …画素の位置を示すアドレス、1 1 1 …画像データ、1 1 2 …表示パネル、1 1 3 …動画・静止画判別回路、1 1 5 …フレームメモリのアドレス、1 1 6 …タイミング信号、1 1 7 …照明制御信号、2 0 1 …行配線、2 0 2 …列配線、2 0 3 …アクティブ素子、2 0 4 …共通電極、2 0 5 …保持容量、2 0 7 …透明電極、206 …保持容量の基準電位を決定する電極、2 0 8 …液晶容量、2 0 9 …共通配線、2 1 0 …画素電極、2 1 1 …開口部、3 0 1 …照明装置の点灯期間、3 0 2 …液晶の光学応答波形、3 0 3 …パネルの輝度分布、4 0 1 …行配線の電位、402A …奇数列の画像データ、4 0 2 B …偶数列の画像データ、4 0 3 …共通電極電位、4 0 4 …画像データ電位、4 0 5 …画素電極電位、6 0 2 …フレームメモリへの書込み動作、6 0 3 …フレームメモリからの読み出し動作、6 0 4 …ゲートクロック、6 0 5 …共通電極を駆動する電源、6 1 1 …プリセットの場合の特性、6 1 2 …プリセットを用いたときの特性、6 2 1 …シールド電極。

【書類名】 図面

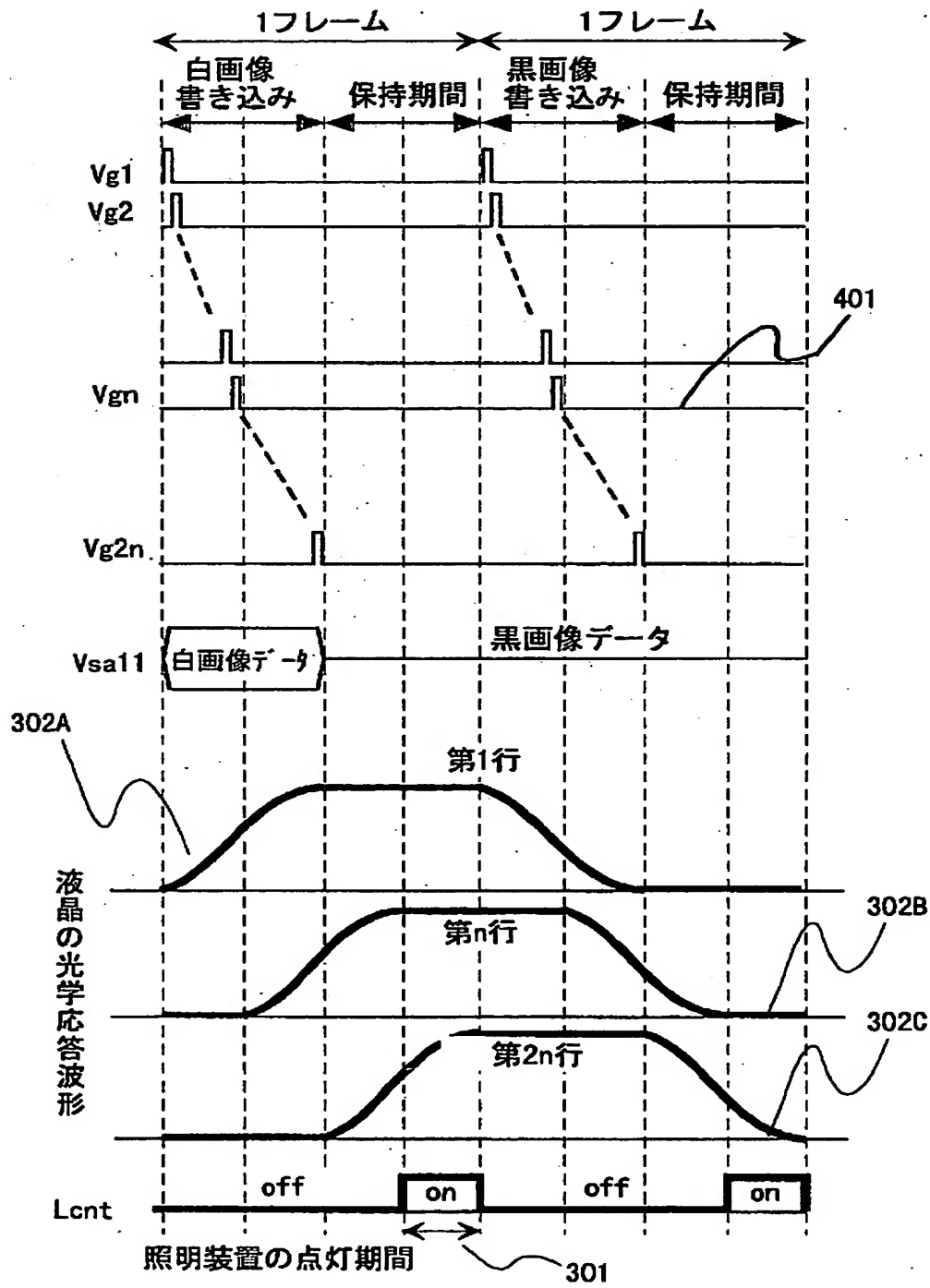
【図 1】

図 1



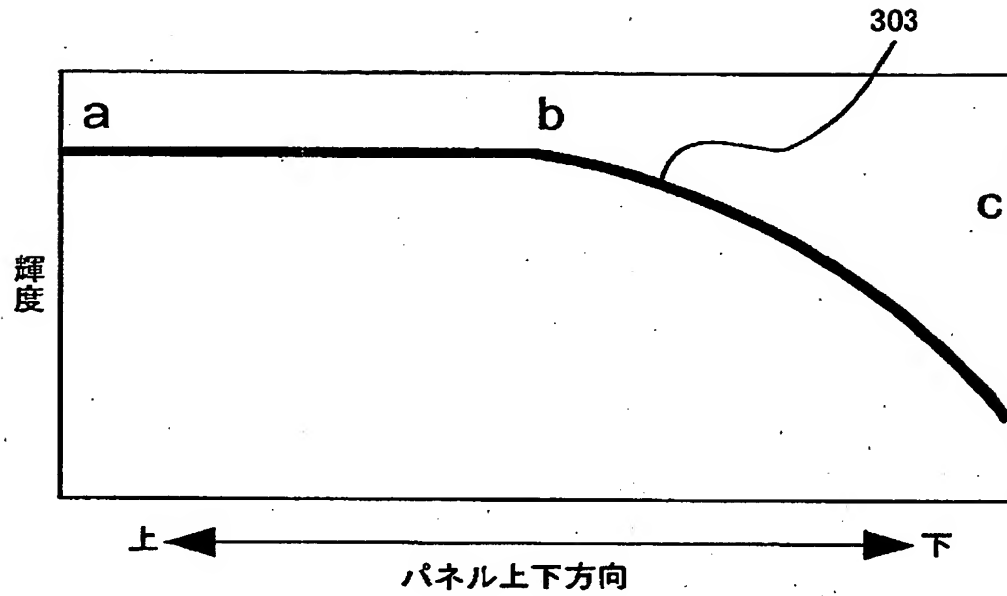
【図 2 (a)】

図 2(a)



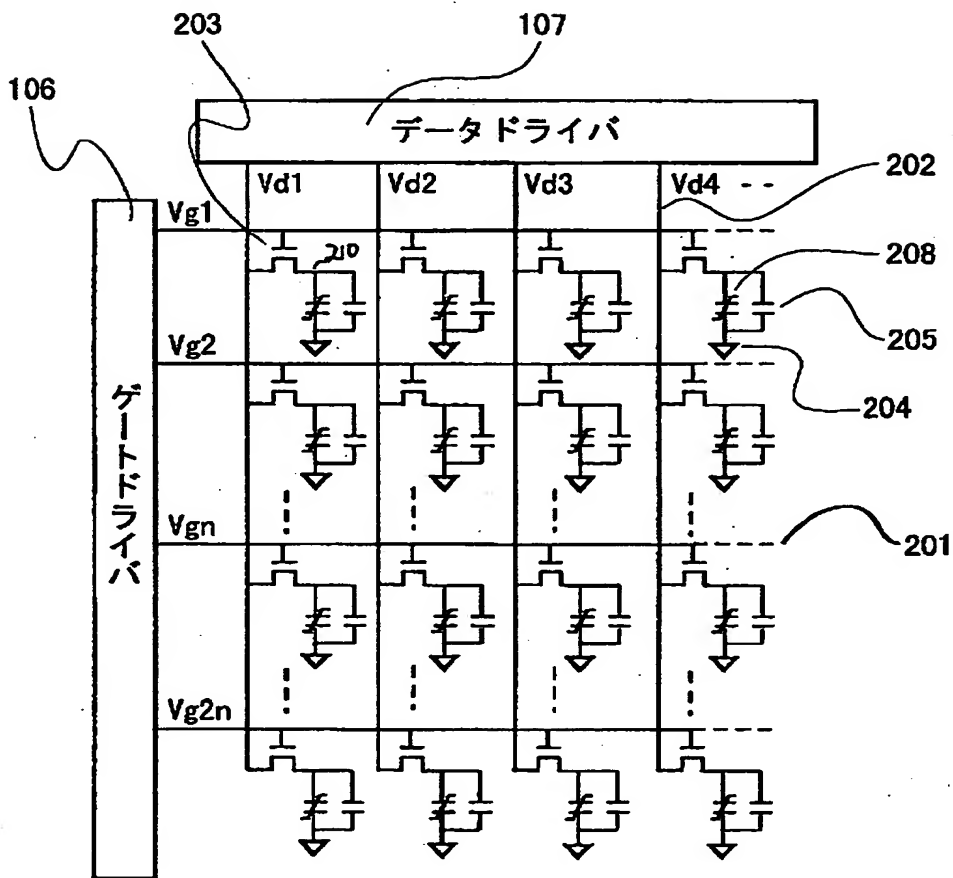
【図 2 (b)】

図 2(b)



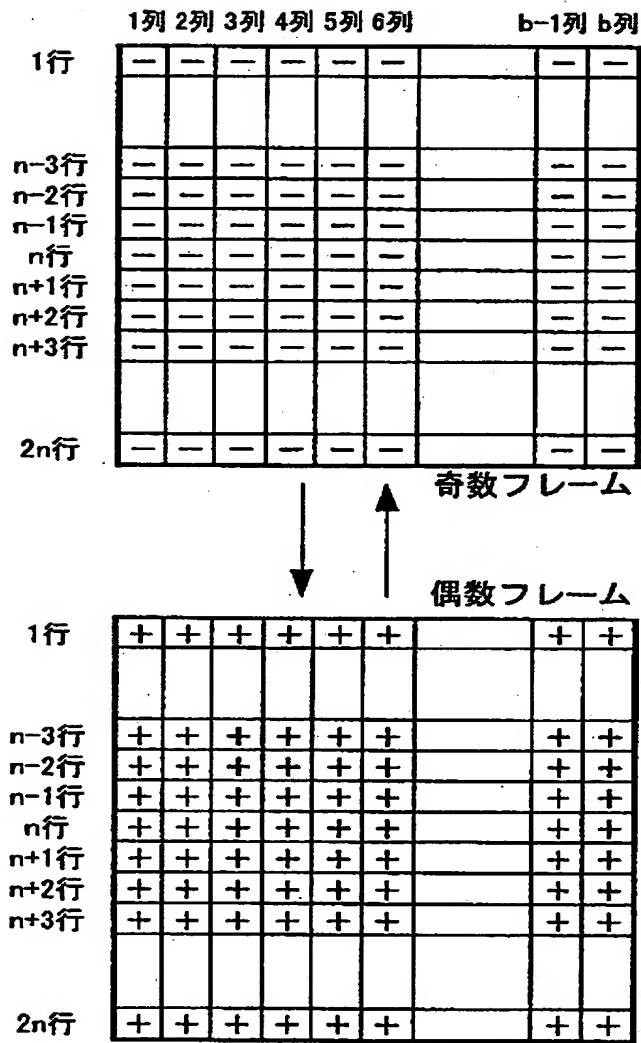
【図 3】

図 3



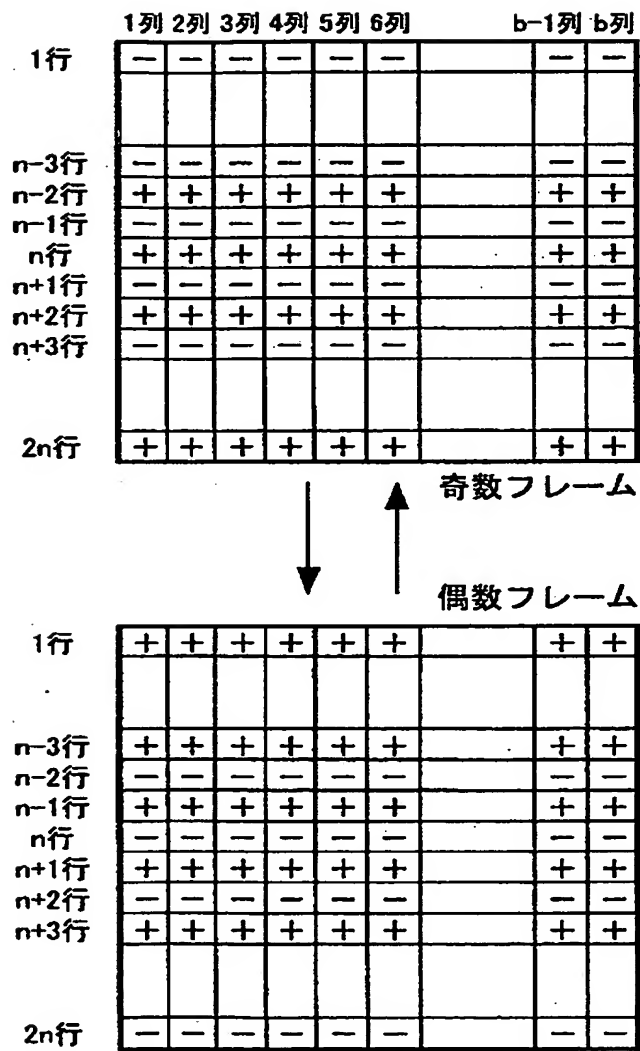
【図 4 (a)】

図 4(a)



【図 4 (b)】

図 4(b)



【図4(c)】

図 4(c)

1列 2列 3列 4列 5列 6列 b-1列 b列

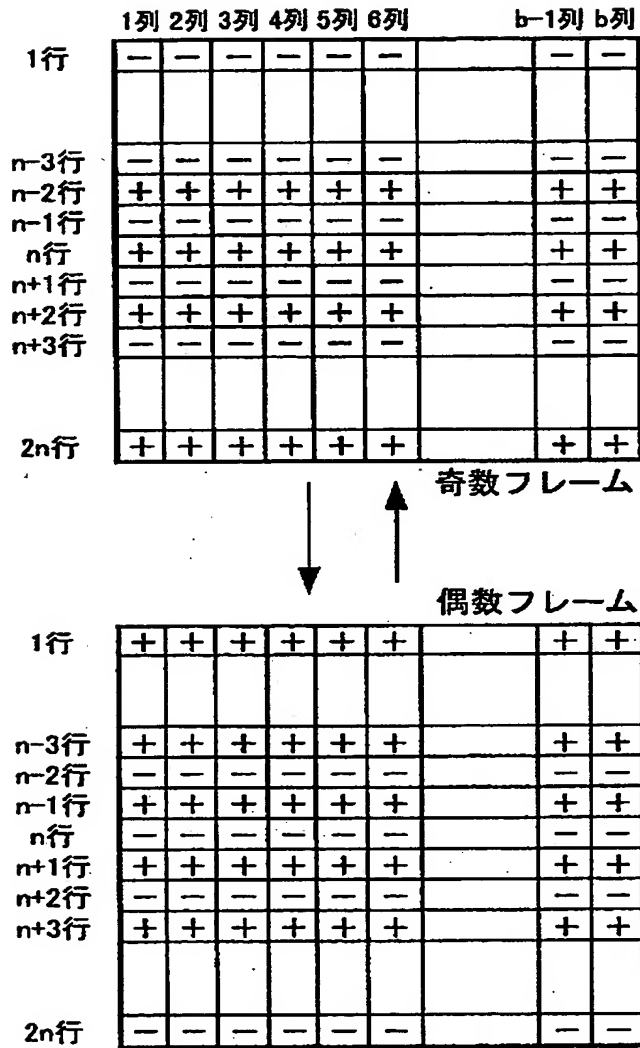
1行

1	+	-	+	-	+		-	+
								</



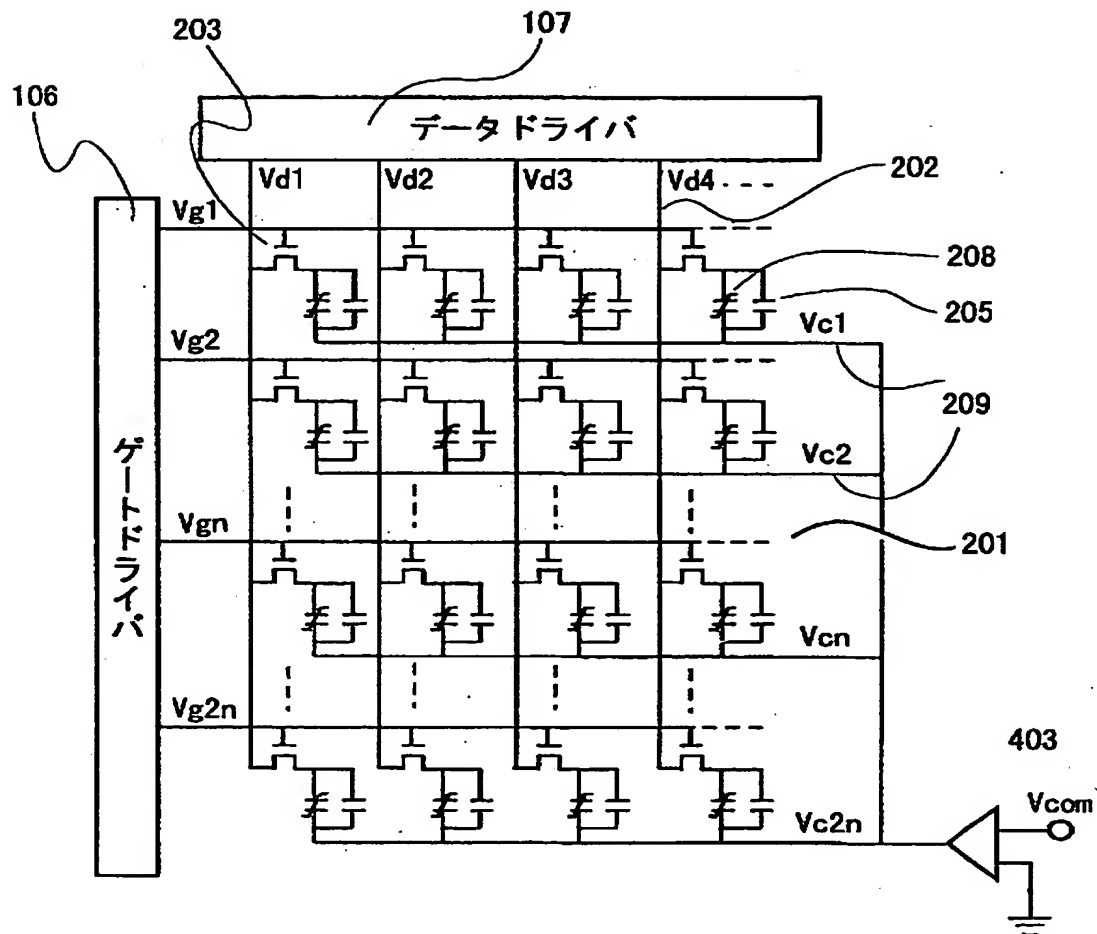
【図 4 (d)】

図 4(d)



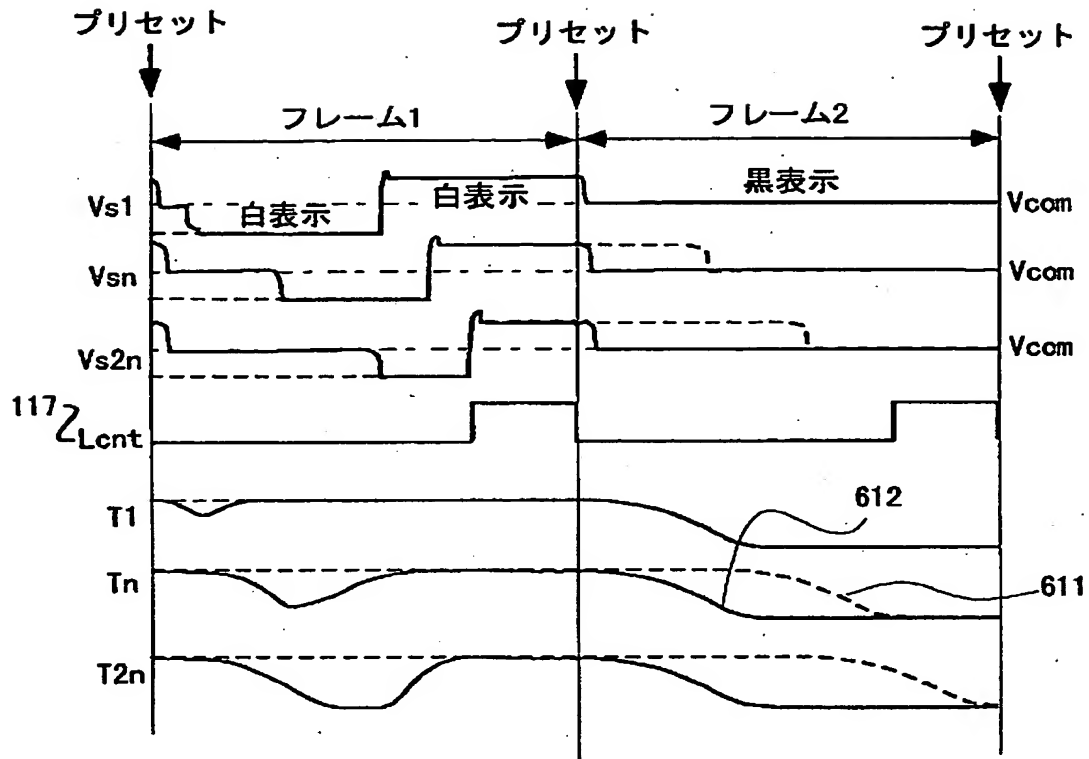
【図 5】

図 5



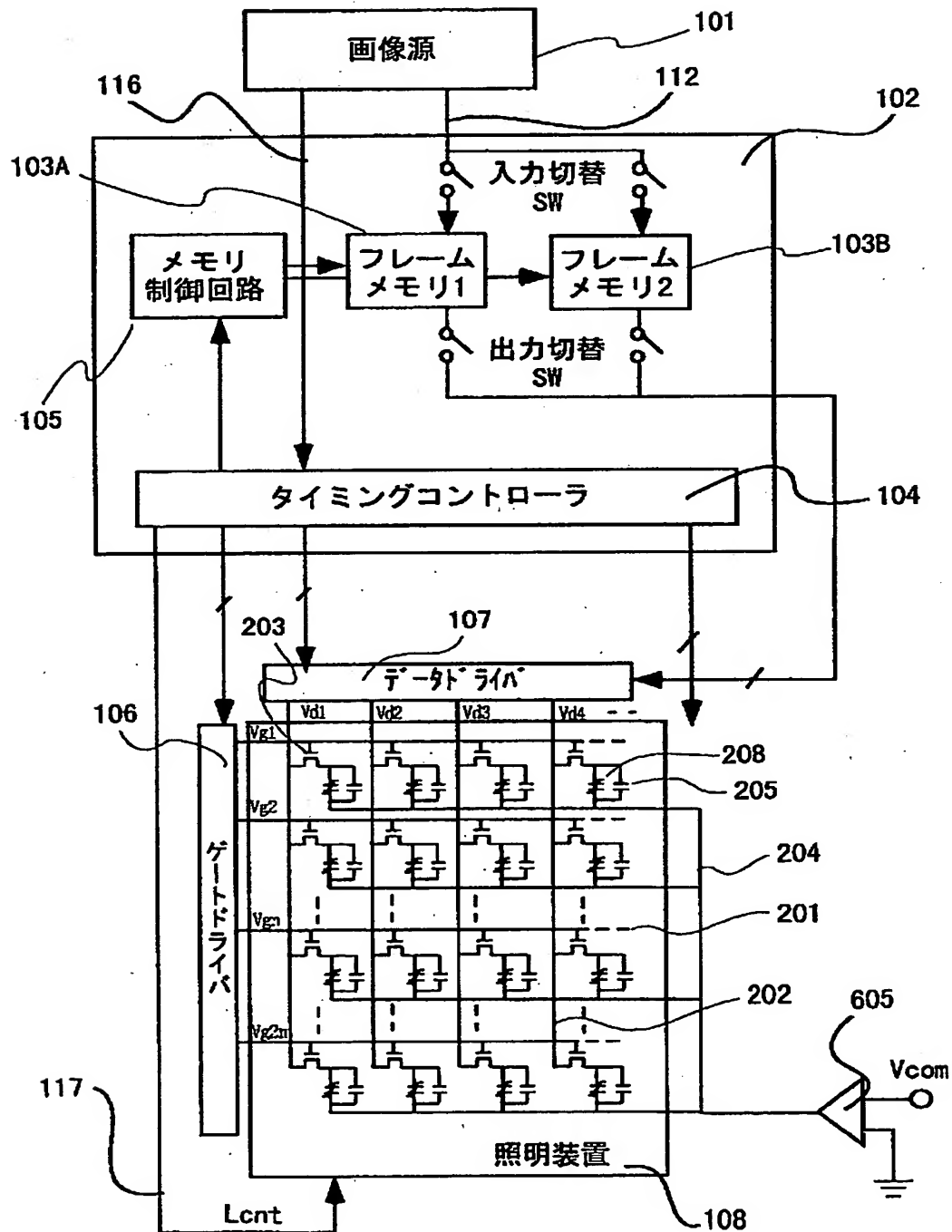
【図 6】

図 6



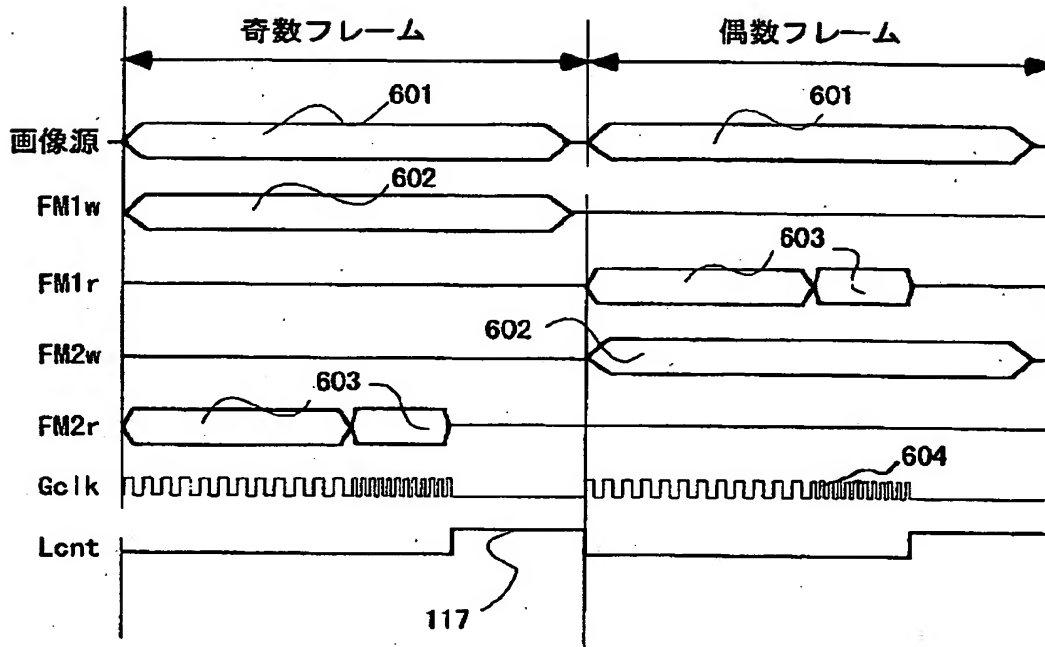
【図7】

図 7



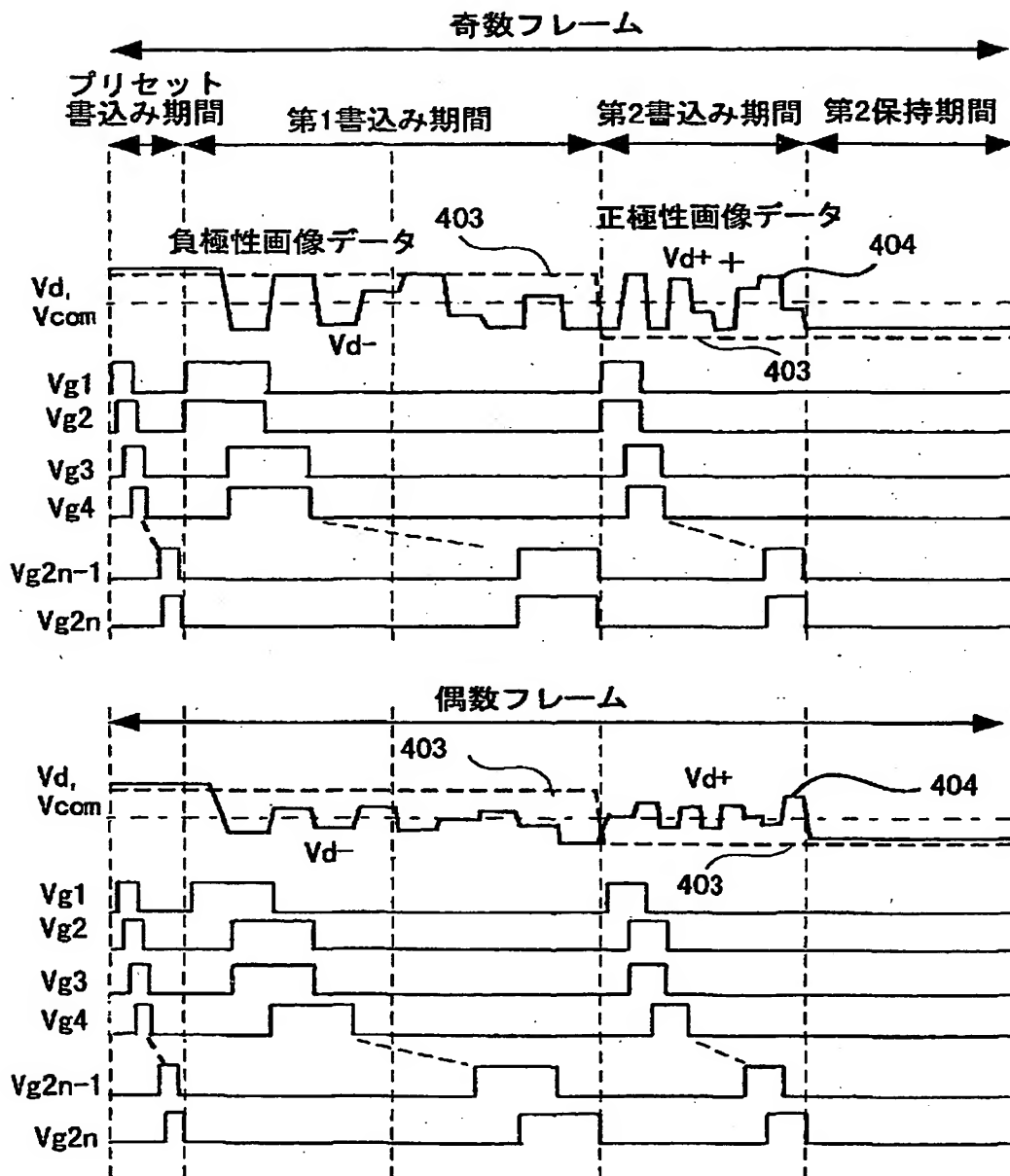
【図 8】

図 8



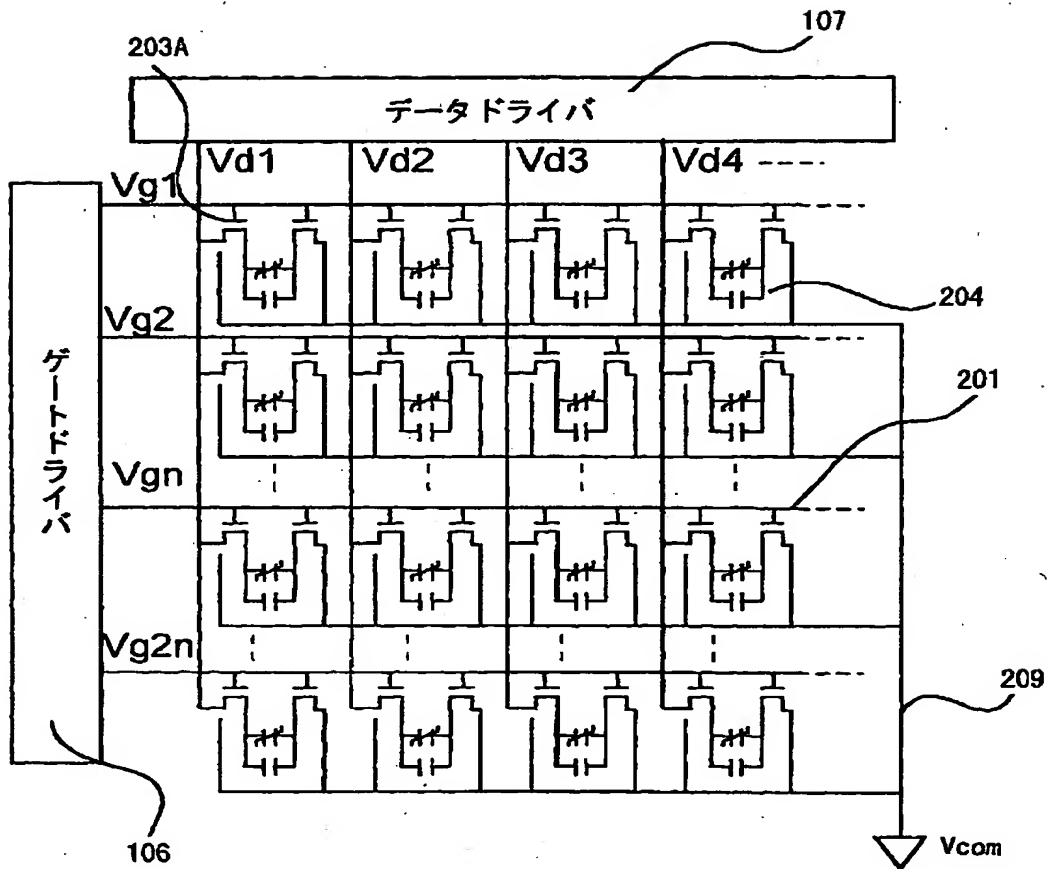
【図 9】

図 9



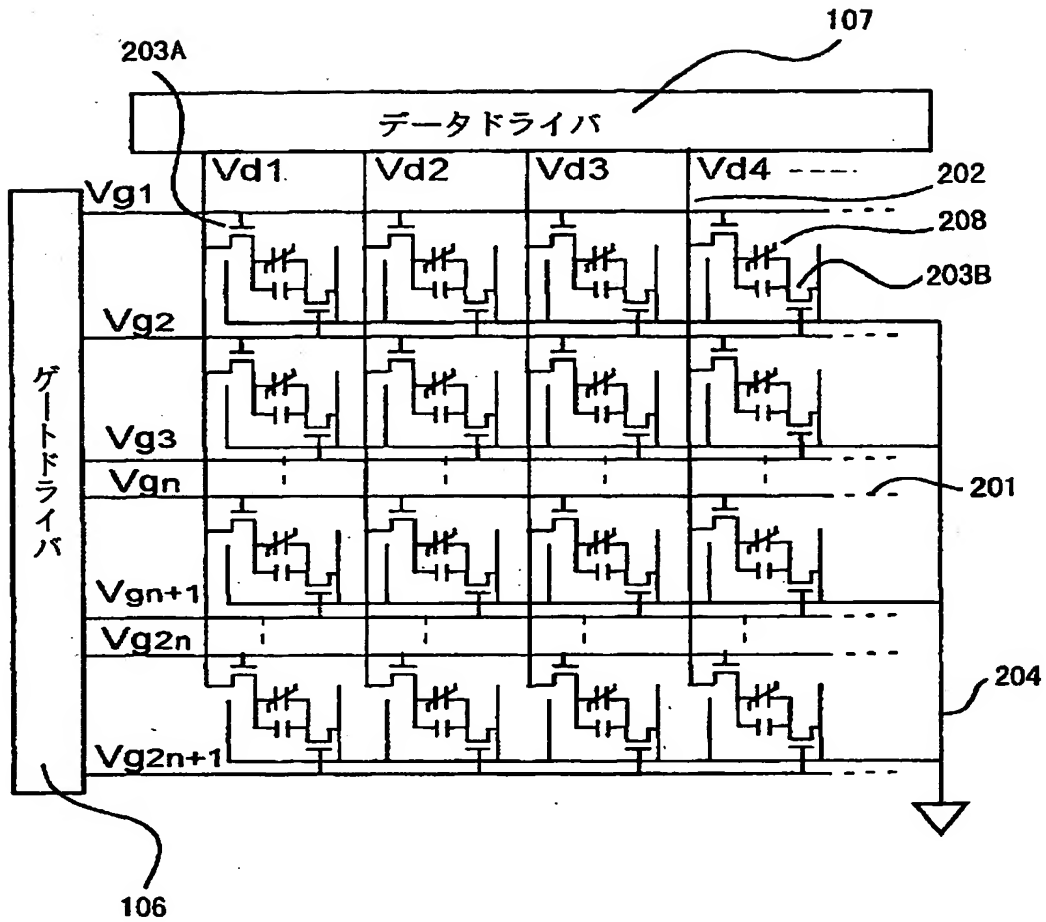
【図10(a)】

図 10(a)



【図10(b)】

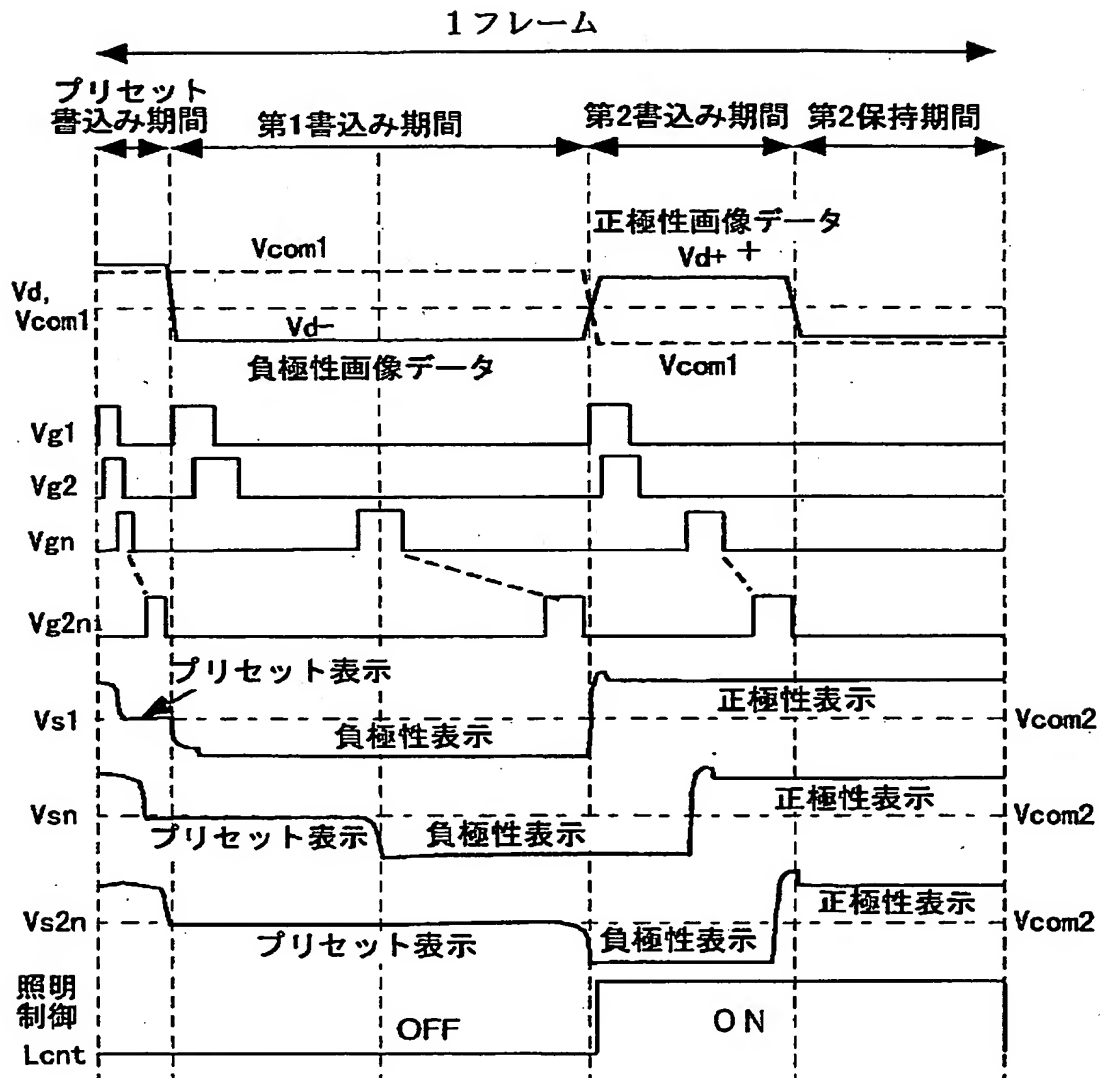
図 10(b)





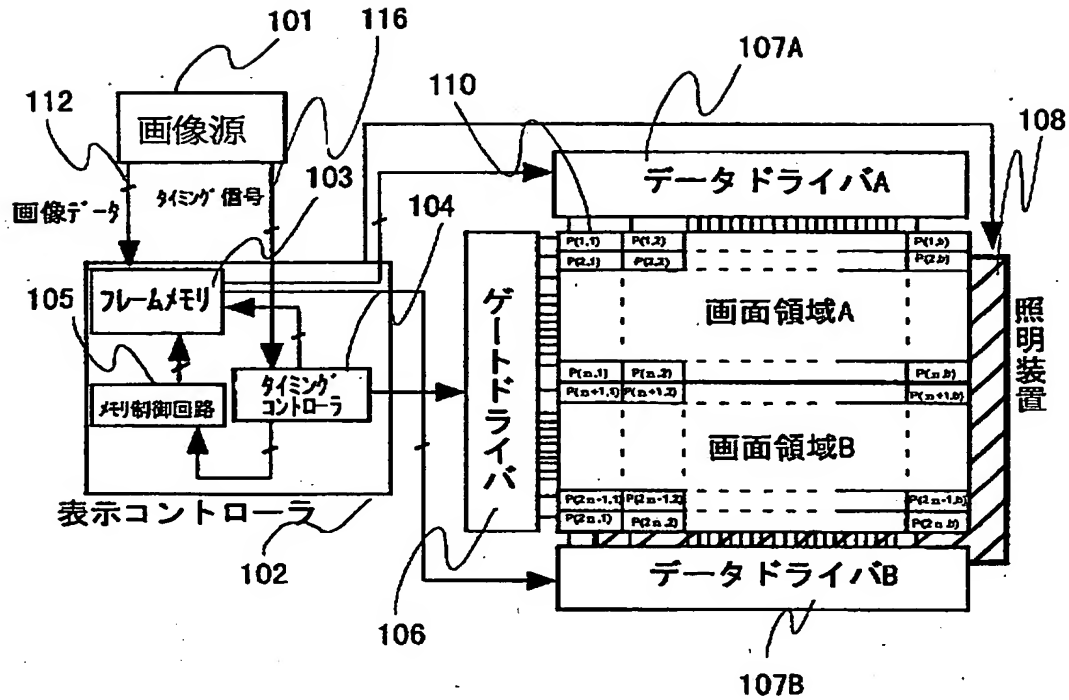
【図 11】

図 11

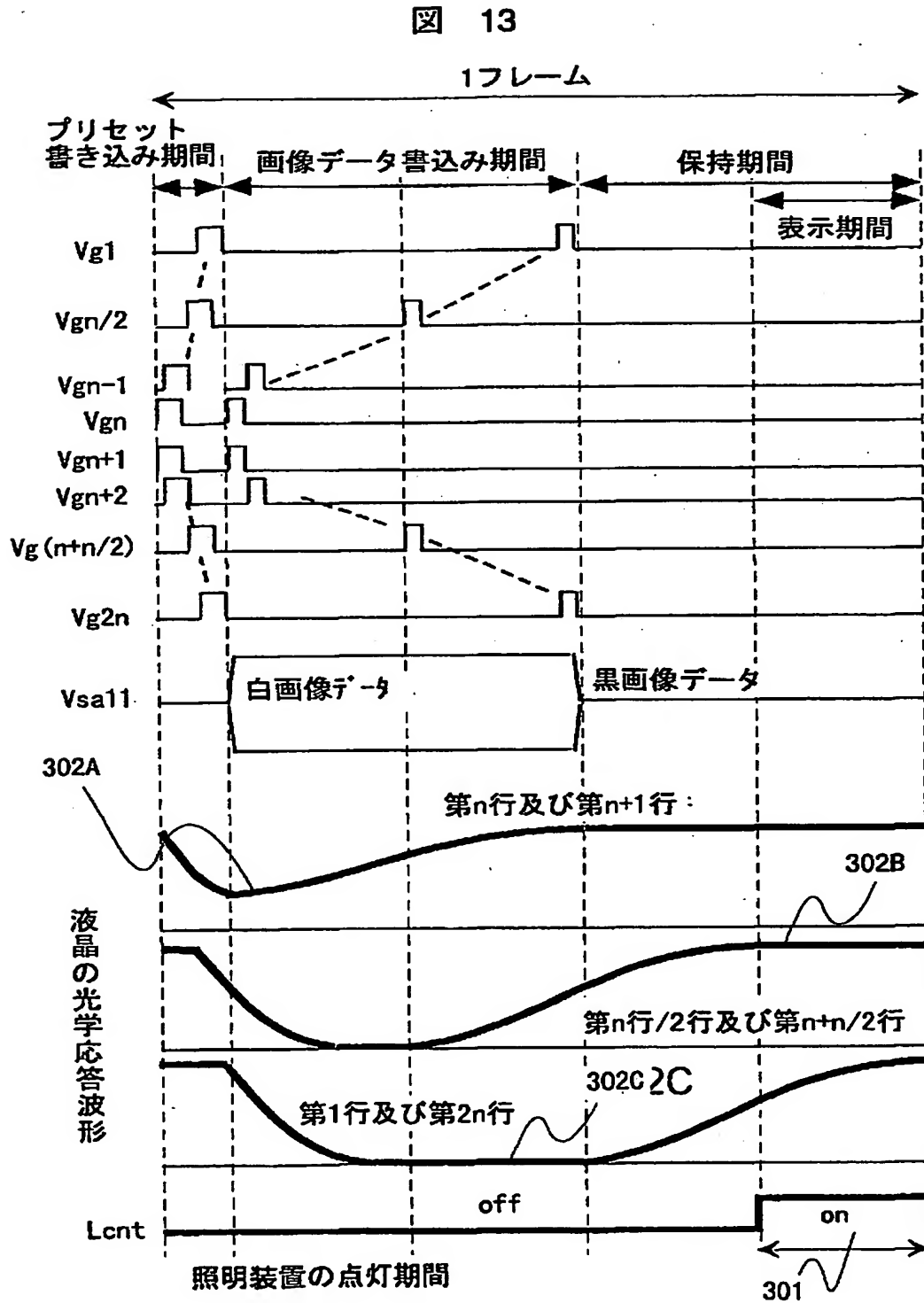


【図12】

図 12



【図 13】



【図 14】

図 14

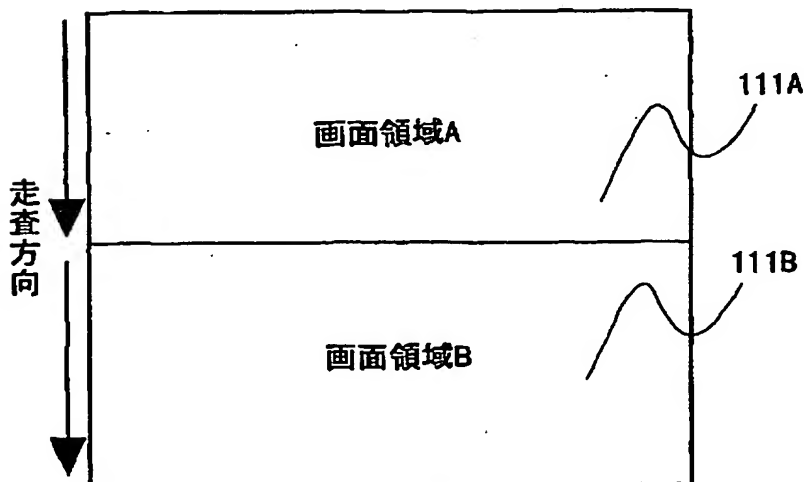
メモリアドレスと書き込まれた画像信号

M(1,1)	M(1,2)	M(1,3)	M(1,4)	M(1,5)	M(1,6)	M(1,b)
D(1,1)	D(1,2)	D(1,3)	D(1,4)	D(1,5)	D(1,6)	D(1,b)
M(2,1)	M(2,2)	M(2,3)	M(2,4)	M(2,5)	M(2,6)	M(2,b)
D(2,1)	D(2,2)	D(2,3)	D(2,4)	D(2,5)	D(2,6)	D(2,b)
M(n,1)	M(n,2)	M(n,3)	M(n,4)	M(n,5)	M(n,6)	M(n,b)
D(n,1)	D(n,2)	D(n,3)	D(n,4)	D(n,5)	D(n,6)	D(n,b)
M(n+1,1)	M(n+1,2)	M(n+1,3)	M(n+1,4)	M(n+1,5)	M(n+1,6)	M(n+1,b)
D(n+1,1)	D(n+1,2)	D(n+1,3)	D(n+1,4)	D(n+1,5)	D(n+1,6)	D(n+1,b)
M(n+2,1)	M(n+2,2)	M(n+2,3)	M(n+2,4)	M(n+2,5)	M(n+2,6)	M(n+2,b)
D(n+2,1)	D(n+2,2)	D(n+2,3)	D(n+2,4)	D(n+2,5)	D(n+2,6)	D(n+2,b)
M(2n,1)	M(2n,2)	M(2n,3)	M(2n,4)	M(2n,5)	M(2n,6)	M(2n,b)
D(2n,1)	D(2n,2)	D(2n,3)	D(2n,4)	D(2n,5)	D(2n,6)	D(2n,b)

112      115

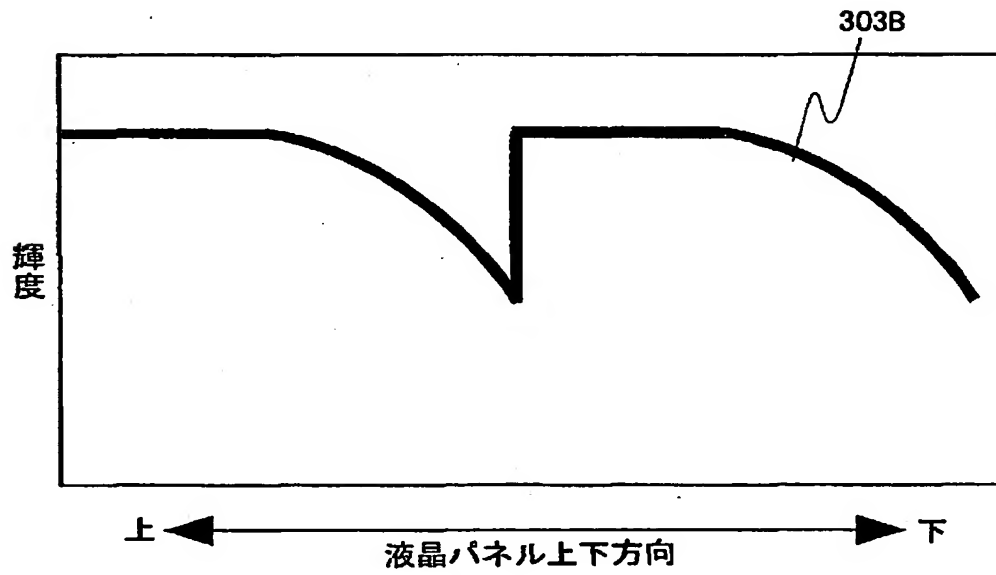
【図 15】

図 15



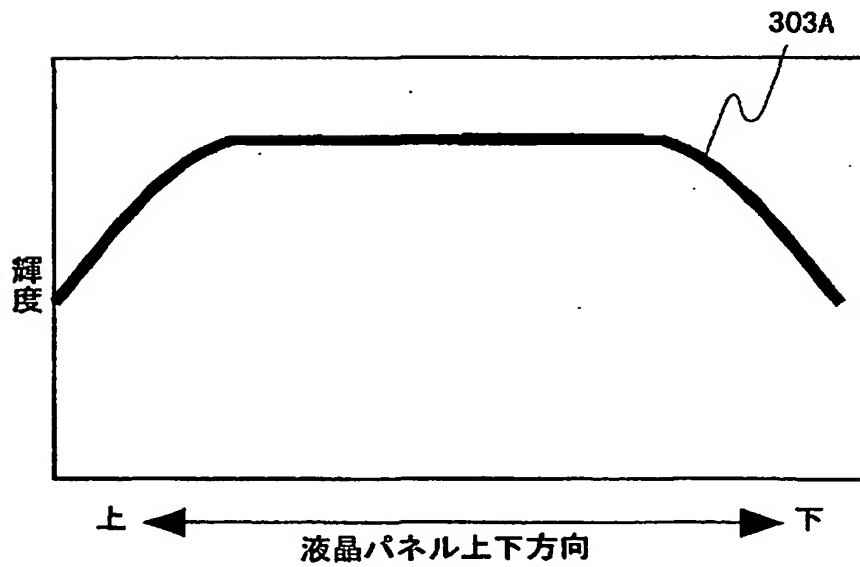
【図 1 6】

図 1 6



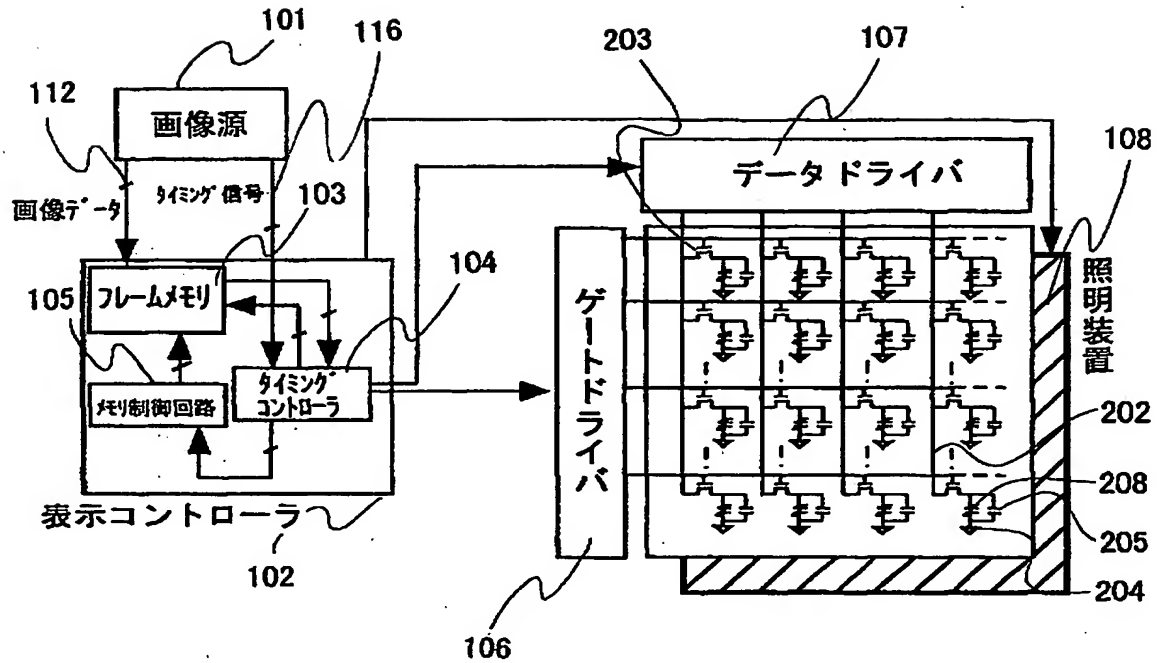
【図 1 7】

図 1 7



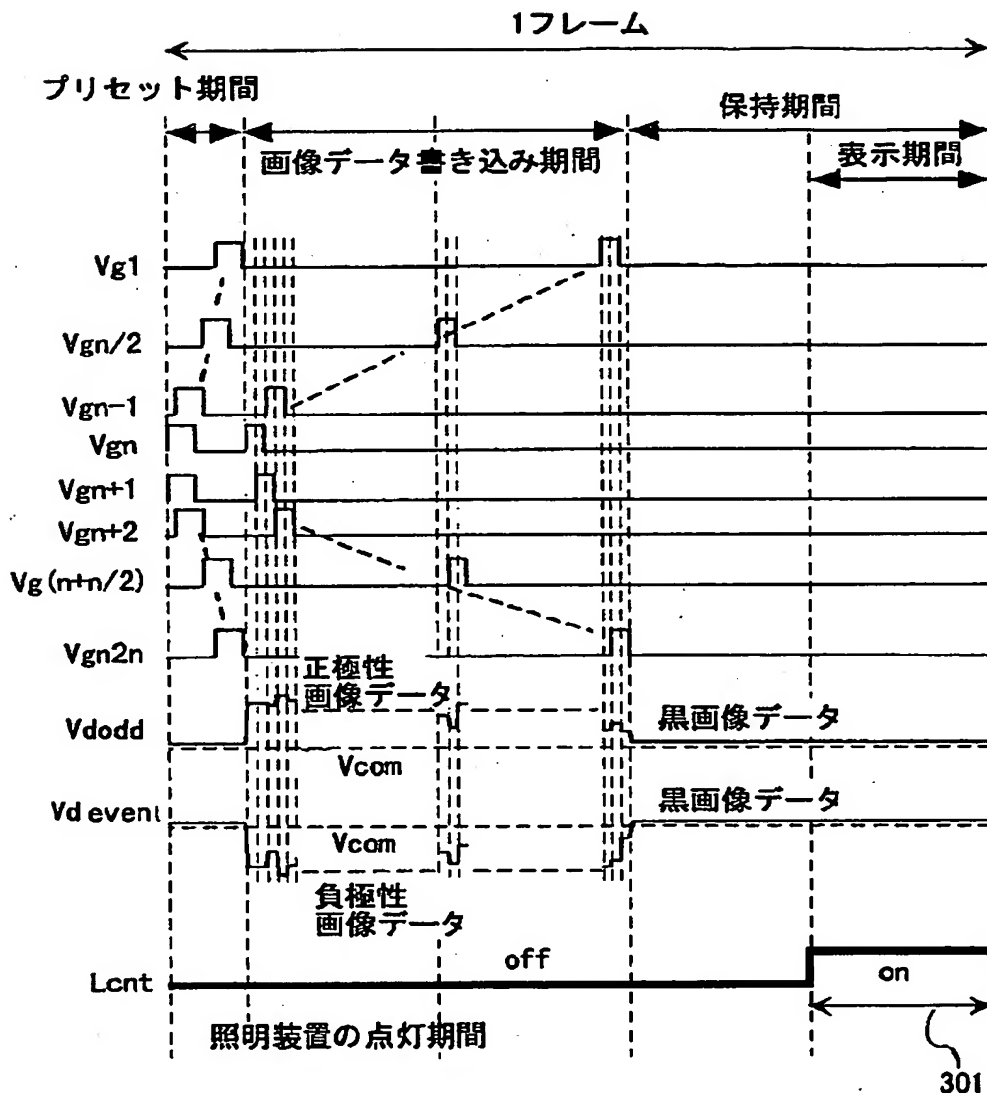
【図18】

図 18



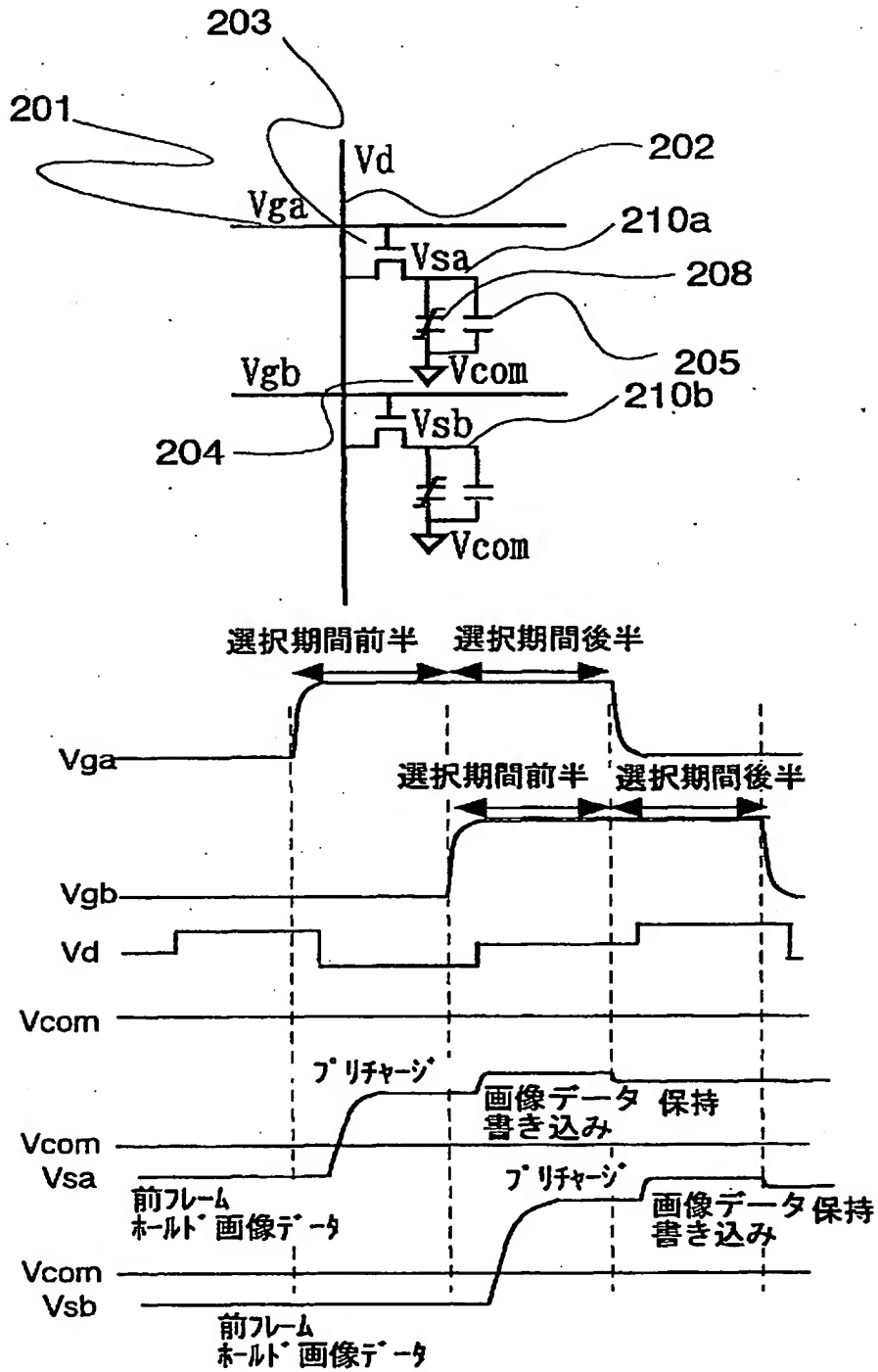
【図19】

図 19



【図20】

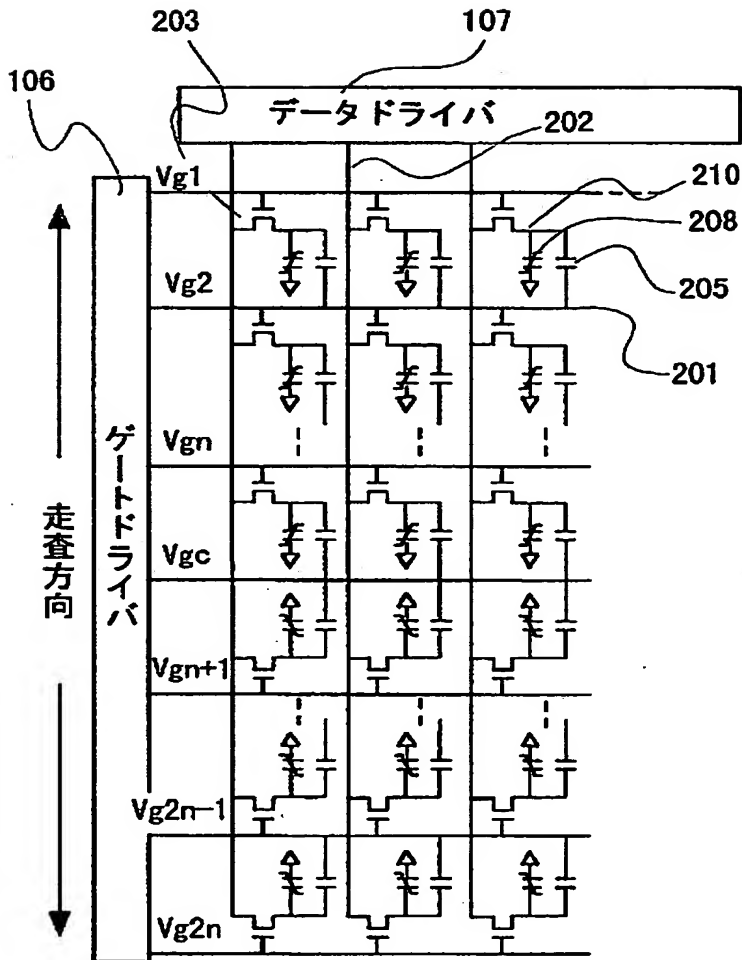
図 20



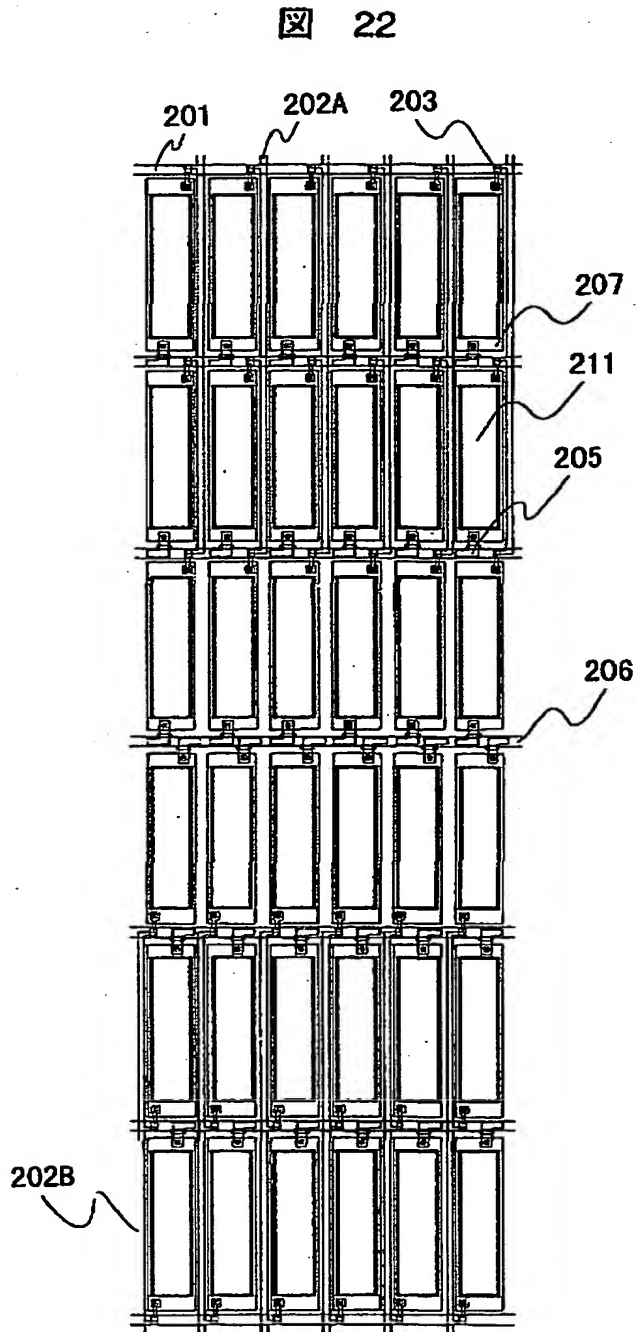


【図 21】

図 21

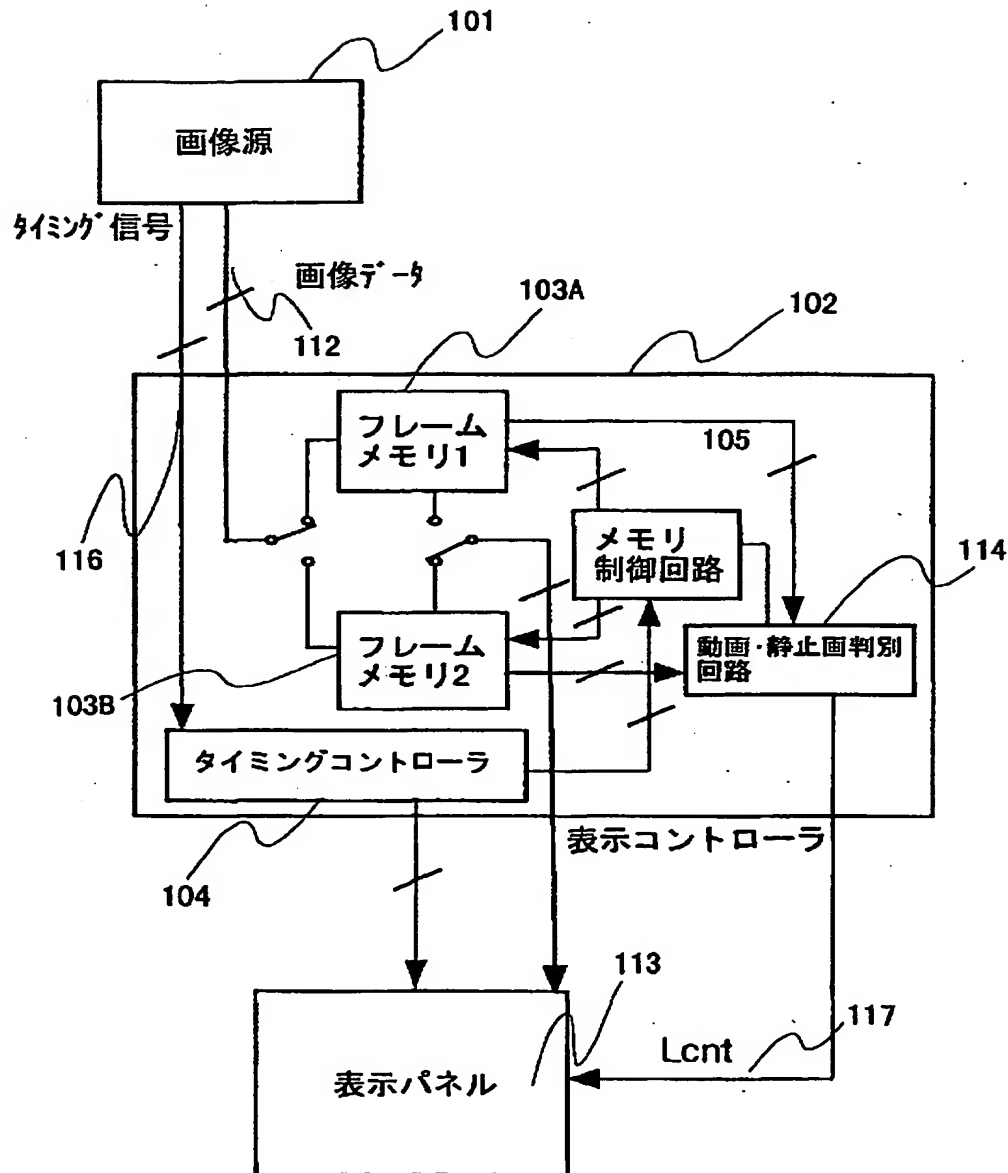


【図 2 2】



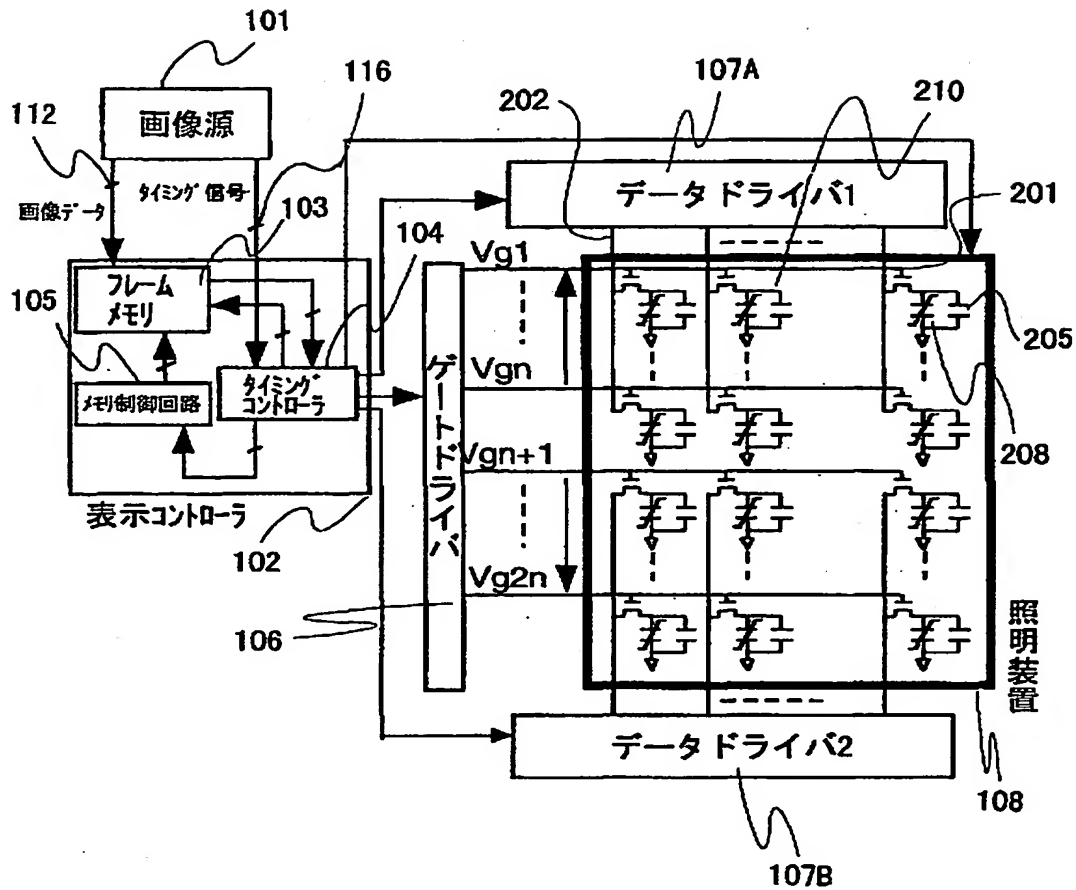
【図 23】

図 23



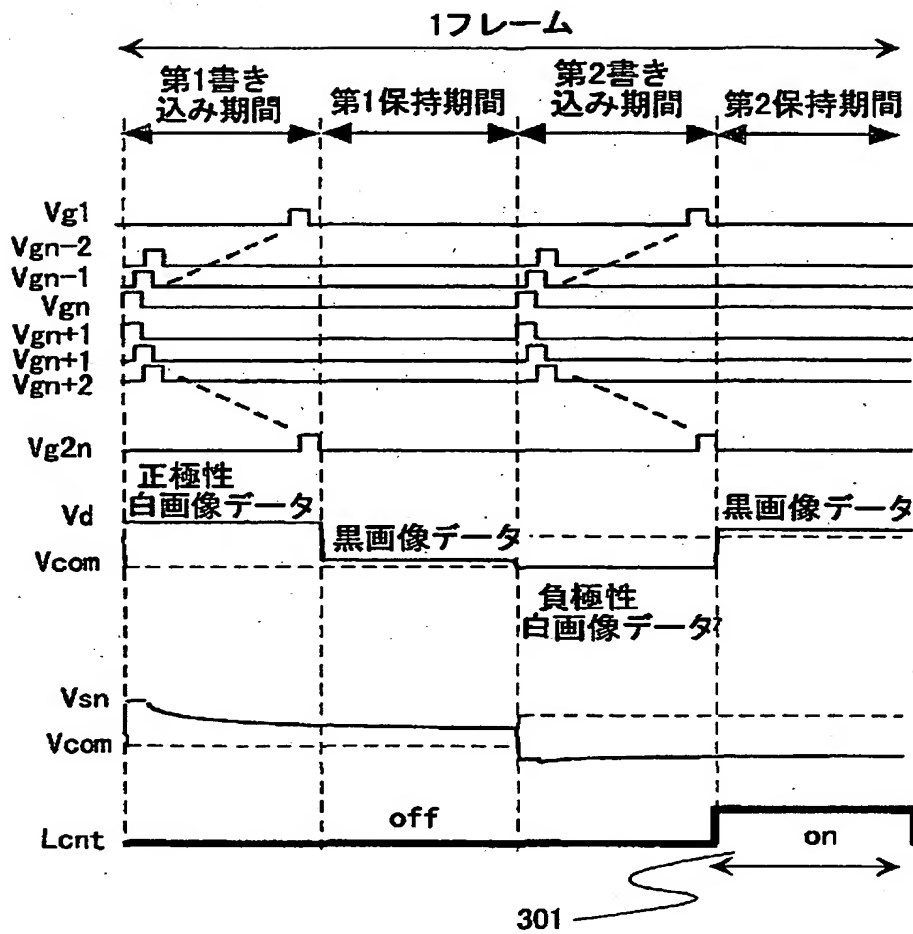
【图 24】

圖 24



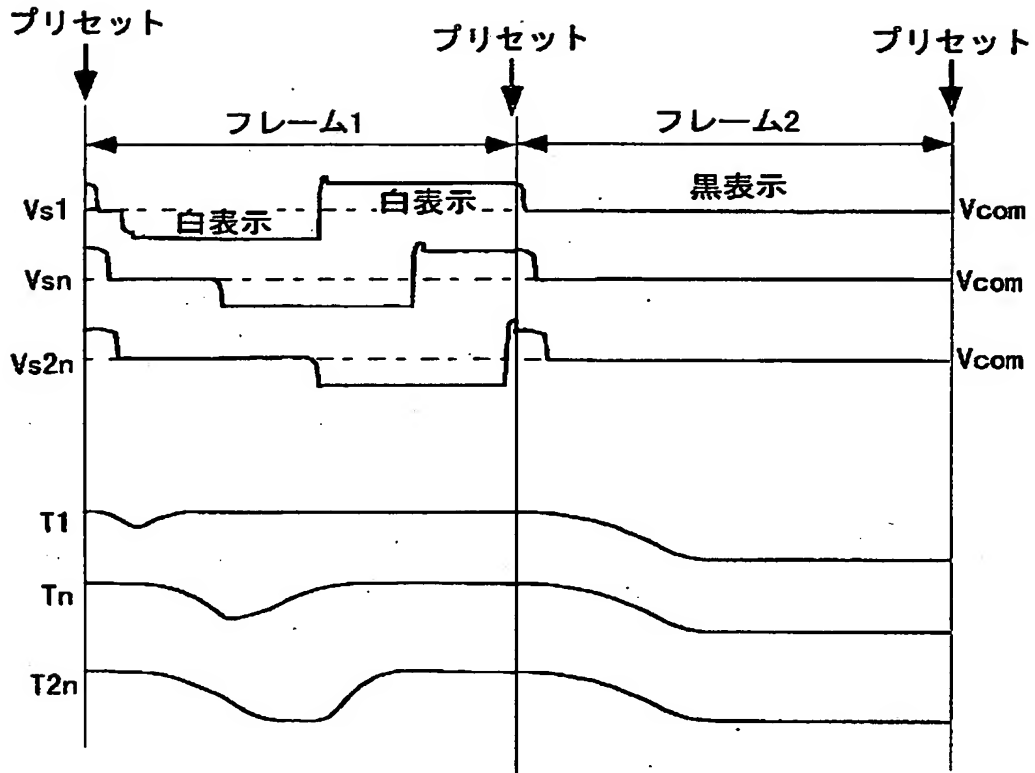
【図25】

図 25



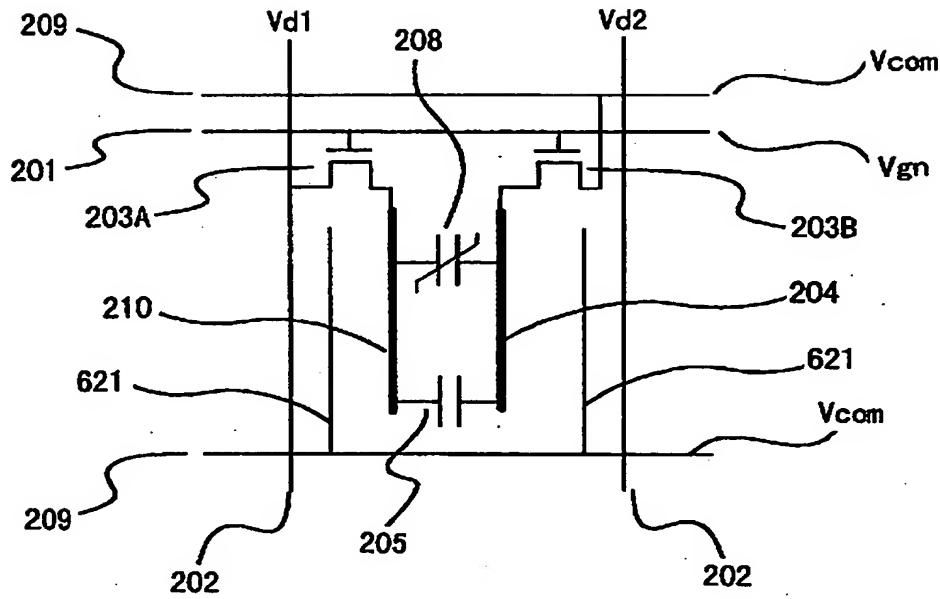
【図 26】

図 26



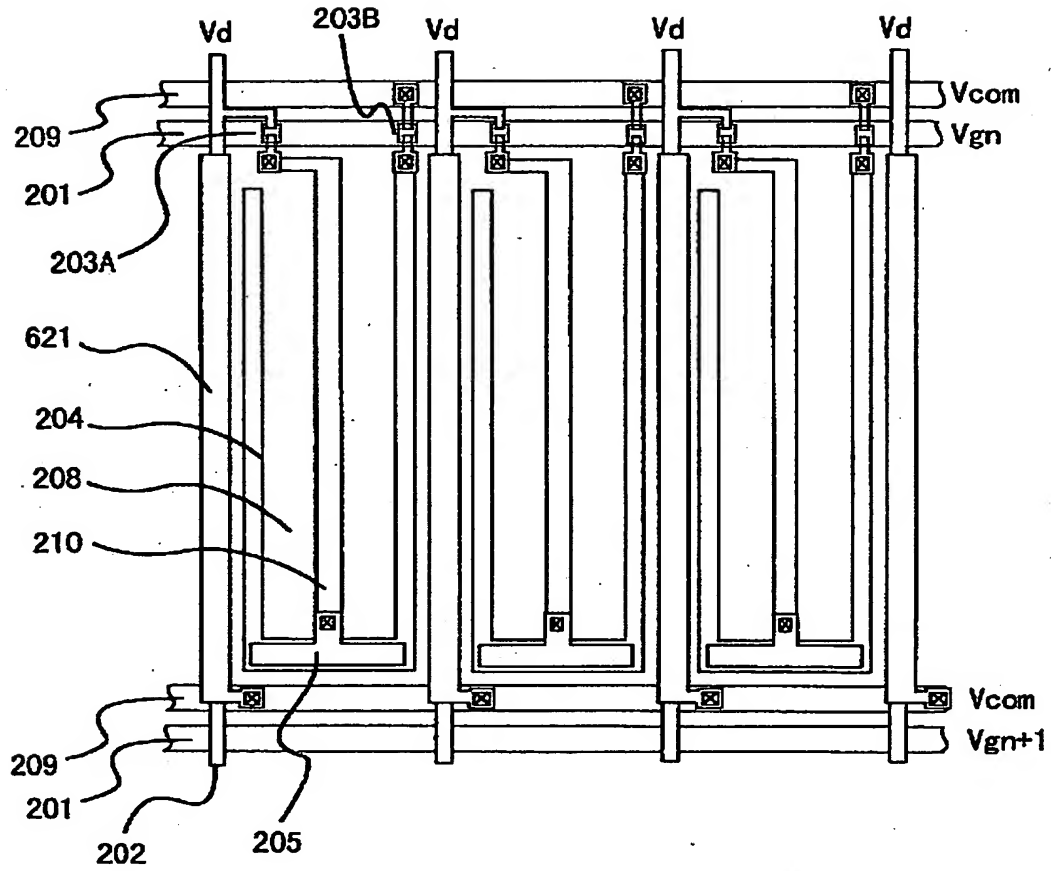
【図 27 (a)】

図 27(a)



【図 27 (b)】

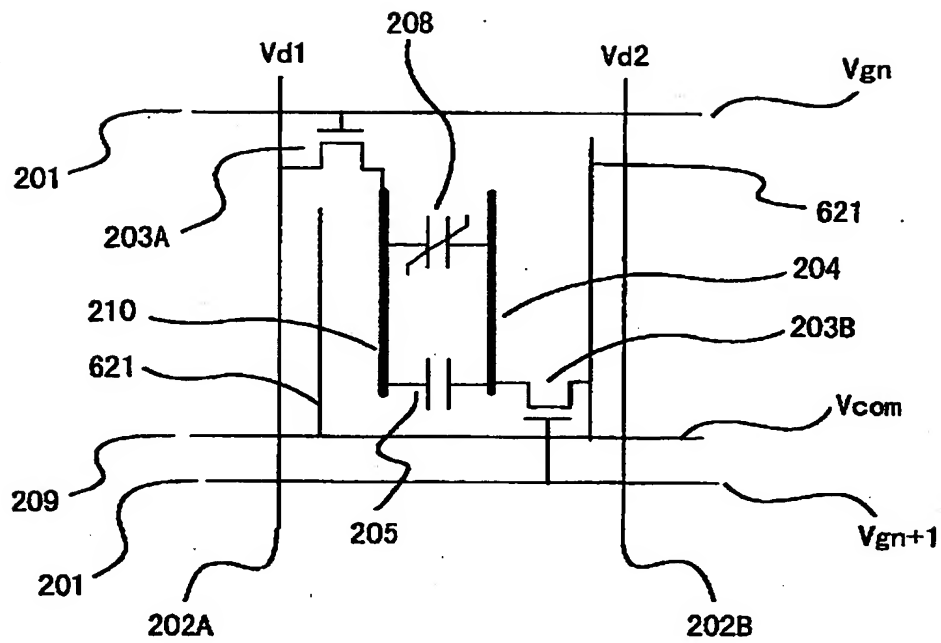
図 27(b)





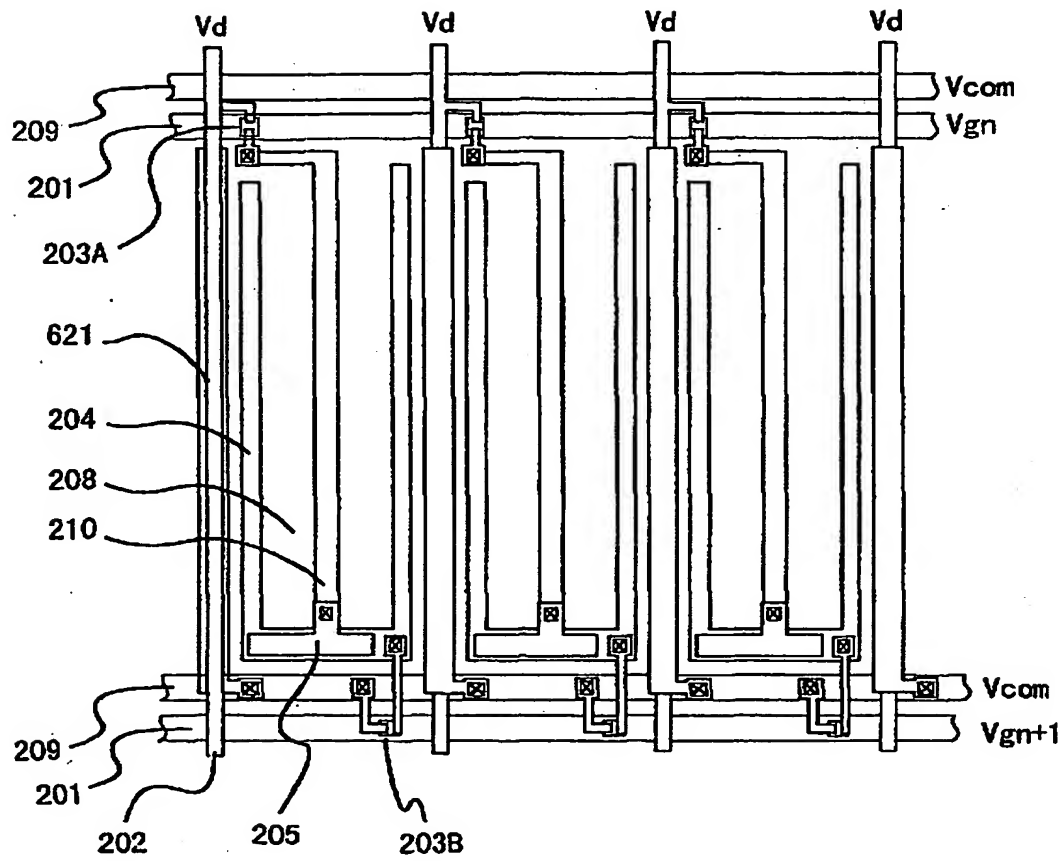
【図 2 8 ( a )】

図 28(a)



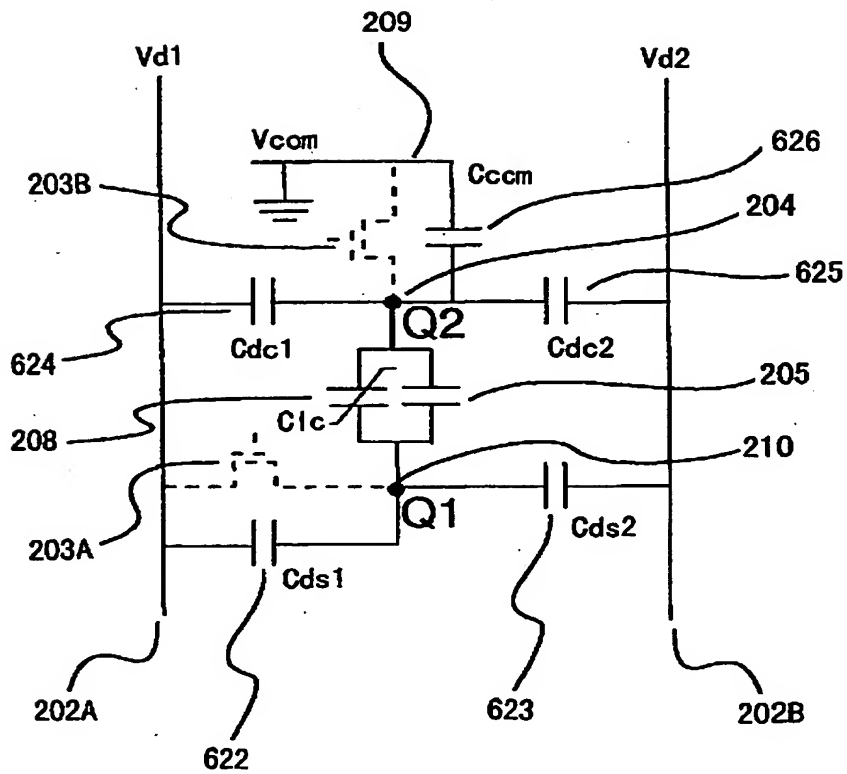
【図 28 (b)】

図 28(b)



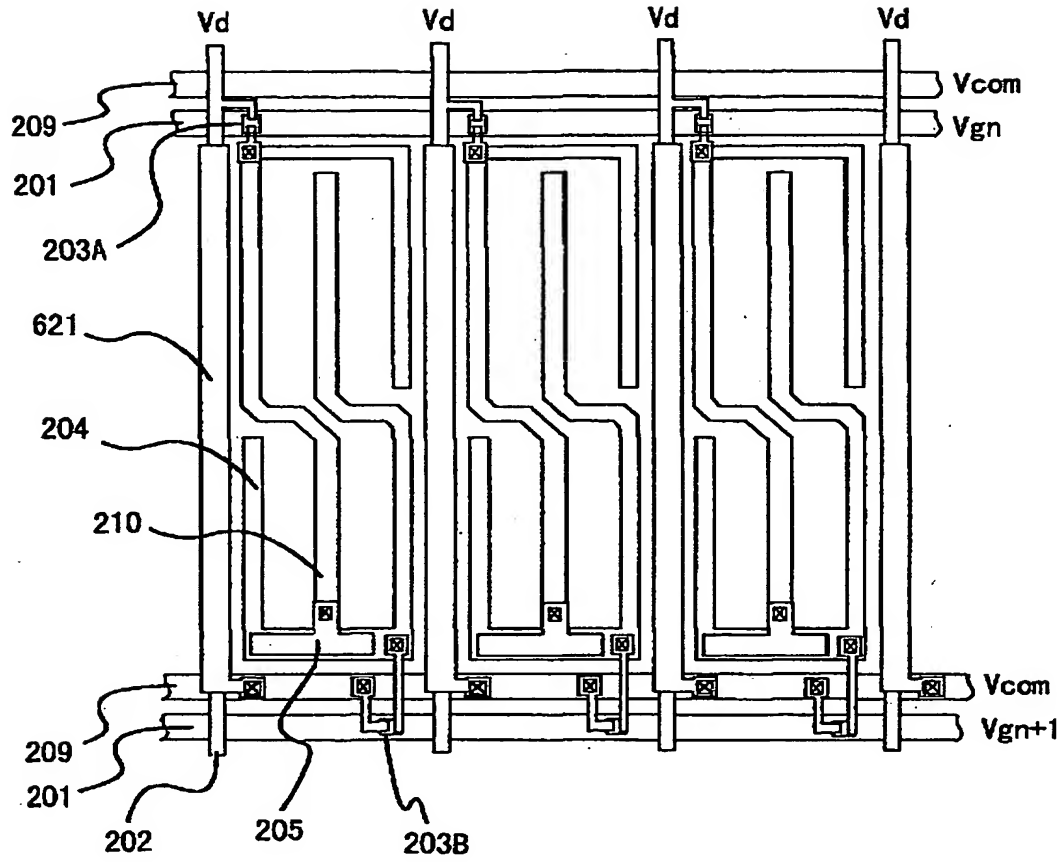
【図 29】

圖 29



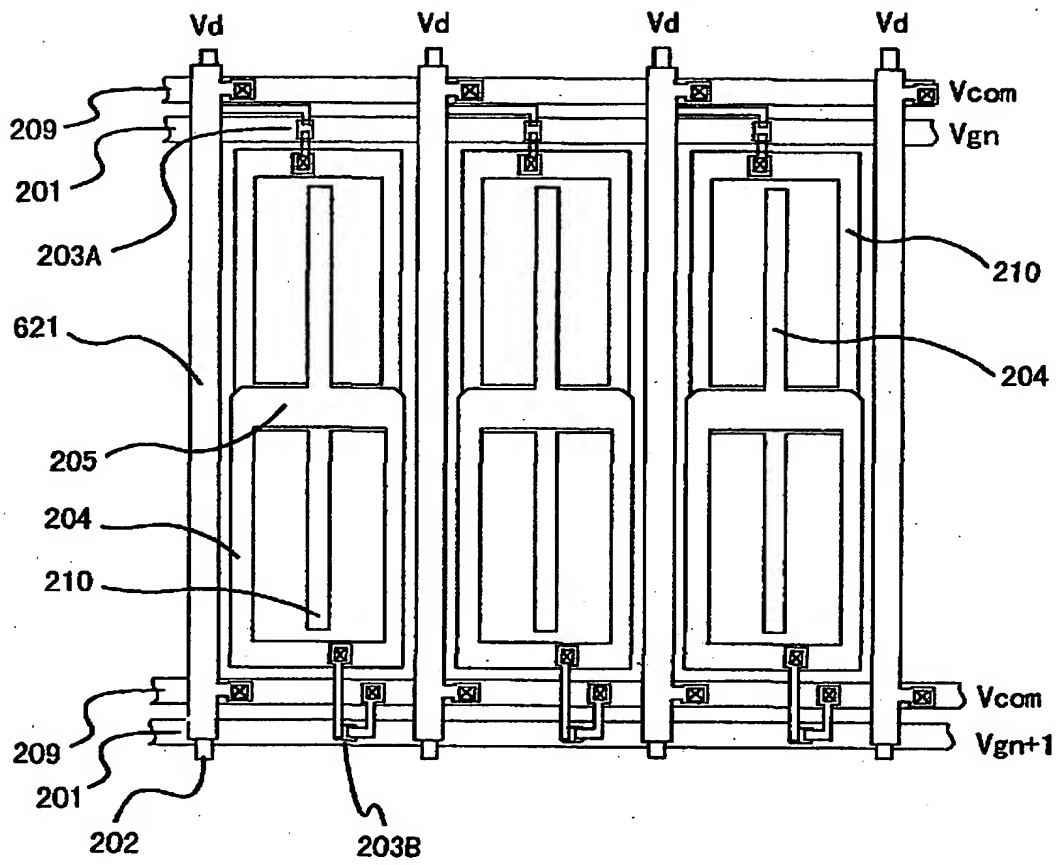
【図 3 0】

図 30



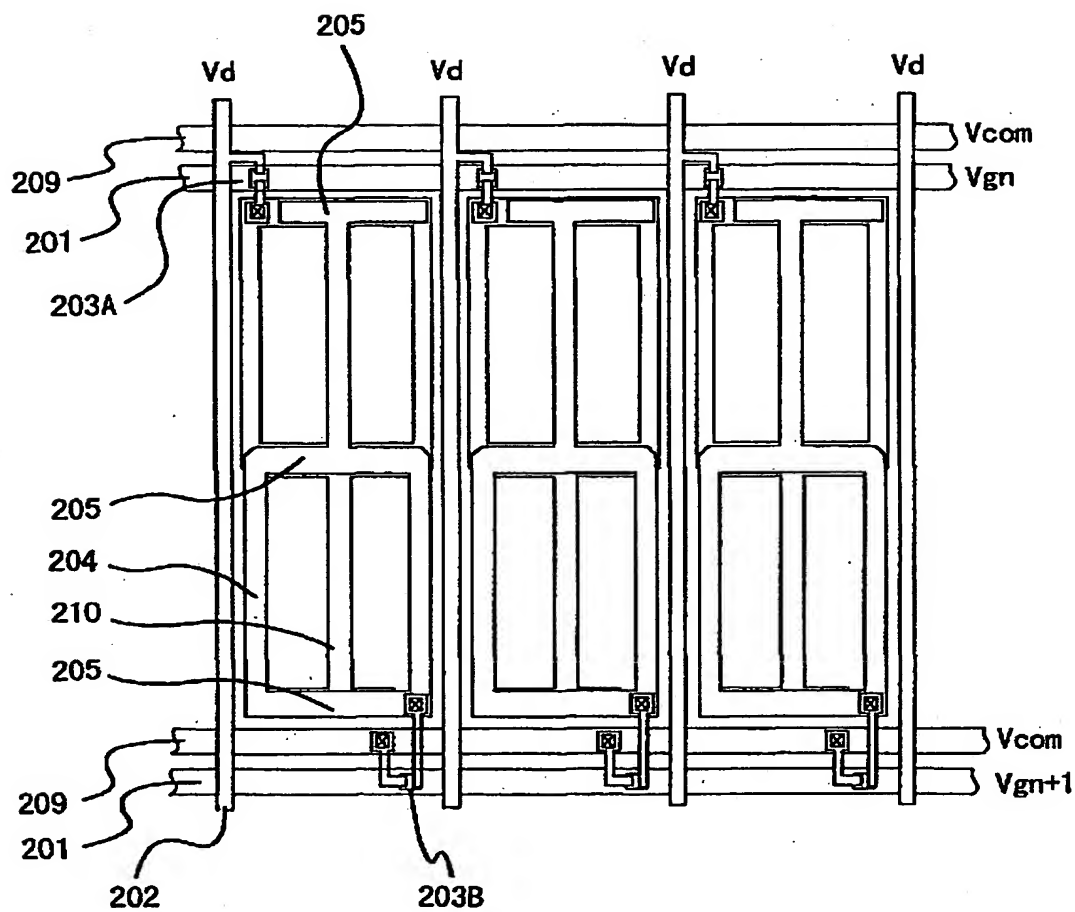
【図 3 1】

図 31



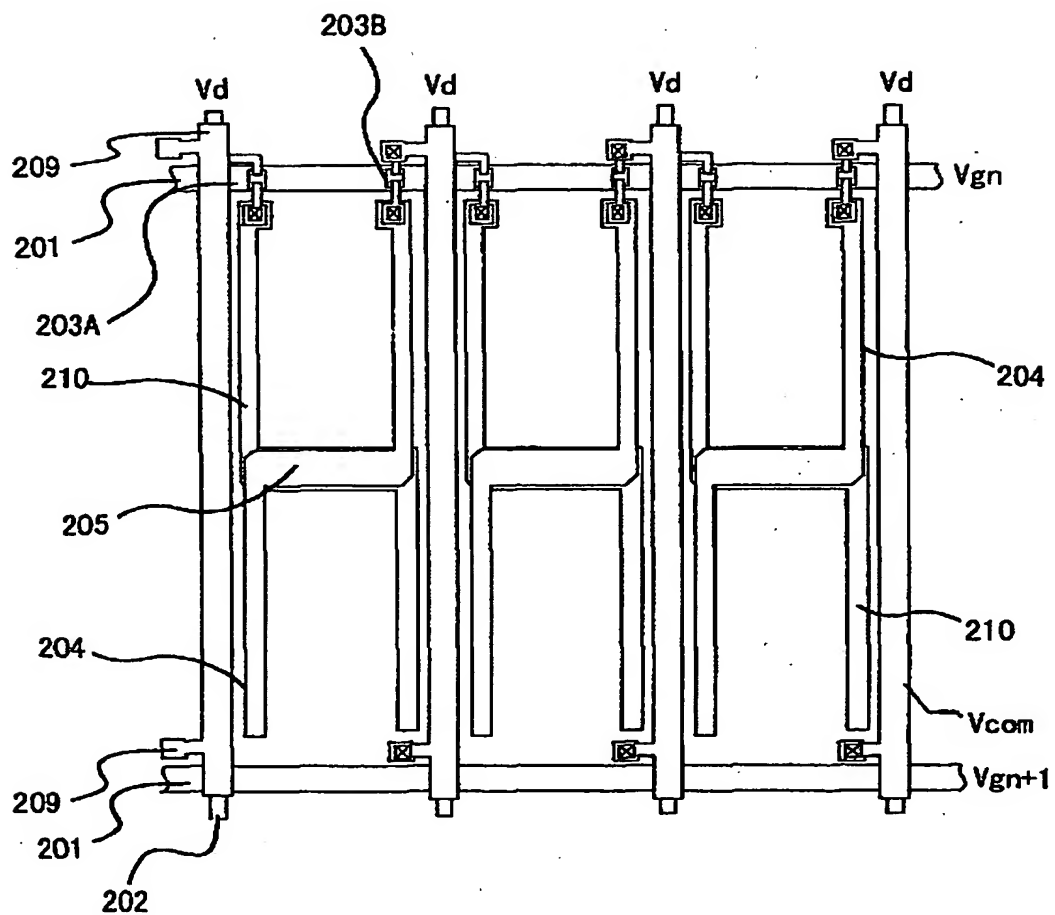
【図 3 2】

图 32



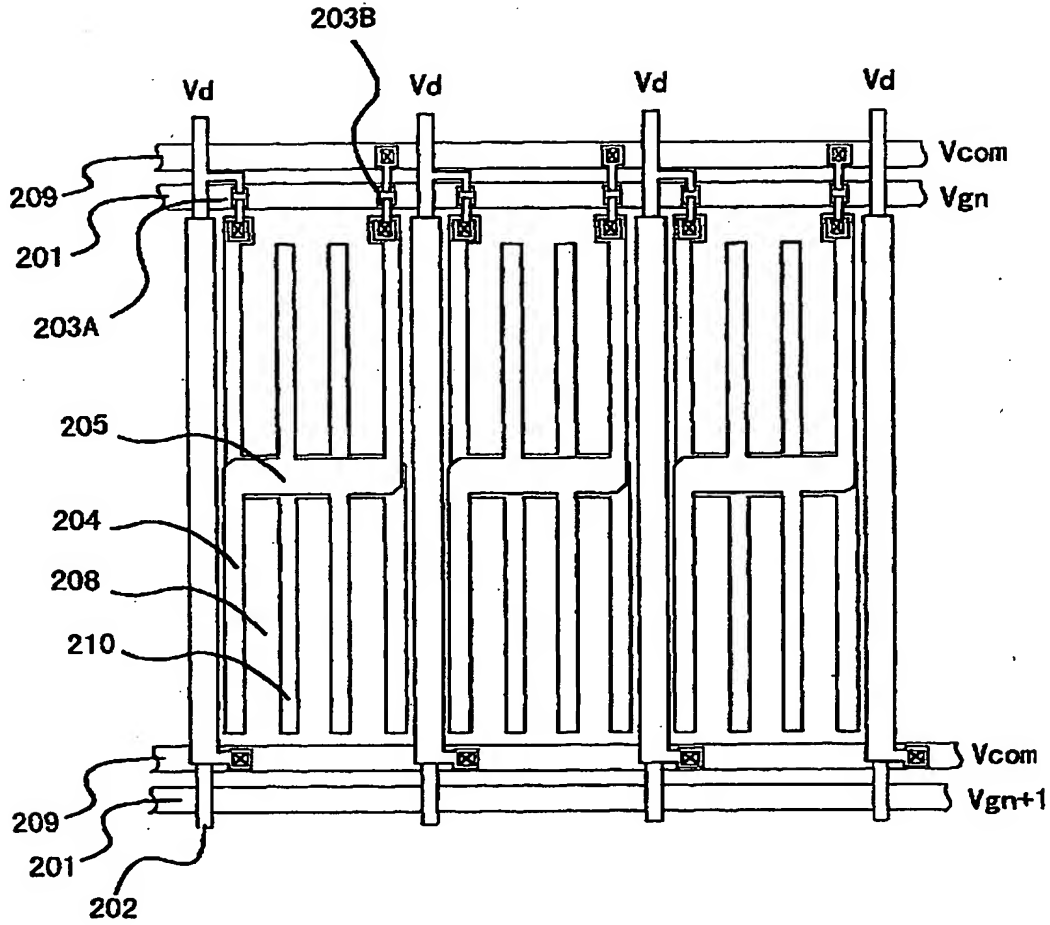
【図 3 3】

**図 33**



【図 34】

図 34





【書類名】 要約書

【要約】

【課題】

動画表示性能に優れた液晶表示装置を提供する。

【解決手段】

プリセット書込みに続いて、通常の2倍速と4倍速で極性を反転させて書込む。これにより全画面一括の黒書込みとフレーム内交流駆動を実現する。これと間欠点灯照明を組合わせて良好な動画性能を実現する。画面内に1つまたは複数存在する、1行ないし1対の隣り合う行から走査が開始され、走査方向が、前記1行ないし1対の隣り合う行を基準として、上下両方向であるようにする。これにより、画面内の輝度の不連続性を無くし良好な表示性能を得る。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2001-331843
受付番号	50101597488
書類名	特許願
担当官	田中 則子 7067
作成日	平成13年11月 1日

<認定情報・付加情報>

【提出日】 平成13年10月30日

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地  
氏 名 株式会社日立製作所